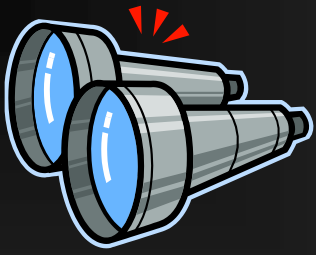




Der Logikanalysator

Wenn man's genau
wissen muss ...





Überblick

- ▶ Vergleich der Messgeräte
- ▶ Aufbau eines Logikanalysators
- ▶ Digitalisierung des Signalverlaufes
- ▶ Sampling (State und Timing-Mode)
- ▶ Speicher
- ▶ Trigger
- ▶ Darstellung des Ergebnisses
- ▶ Datenblatt

Wahl des geeigneten Mittels

	#Kanäle
▶ Multimeter <ul style="list-style-type: none">■ relativ stabile Kennwerte (VDC, VRMS)	1
▶ Oszilloskop <ul style="list-style-type: none">■ genauer Spannungsverlauf über der Zeit,	2 - 4
▶ Timing-Analyzer <ul style="list-style-type: none">■ Logikpegel über der Zeit	16 - 512
▶ State Analyzer <ul style="list-style-type: none">■ Folge von Zuständen in synchronem System	

Multimeter



- ▶ 1 Kanal
- ▶ Meßwert wählbar
 - Spannung, Strom, R, C, ...
 - Rest nicht erkennbar
- ▶ kein Zeitverlauf
- ▶ Frequenzbereich wenige kHz
- ▶ bei raschen Änderungen
 - Mittelung oder
 - falsche Anzeige

Oszilloskop



- ▶ bis zu 4 Kanäle
- ▶ nur Spannung messbar
- ▶ Zeitverlauf sichtbar
- ▶ alle Signaldetails
- ▶ viele Messfunktionen
- ▶ Frequenzbereich bis zu mehreren GHz

23 Mar 2000
17:51:54

Timing Analyzer

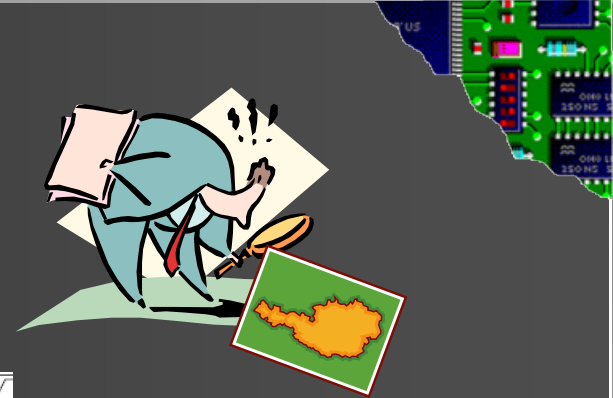


Counter	FE	FF		01	02	03		04	05		06	07		08
Counter[0]	0	1	0	1	0	1		0	1		0	1		0
Counter[1]	1		0		1			0		1				0
Counter[2]	1			0					1					
Counter[3]	1						0							
Counter[4]	1												0	
Counter[5]	1												0	
Counter[6]	1												0	
Counter[7]	1												0	

typ. bis zu
512 Kanäle

- ▶ nur Logikpegel messbar (HI/LO), keine Signaldetails
- ▶ Darstellung als Bus, unterschiedl. Zahlenbasis, ...
- ▶ viele Messfunktionen
- ▶ Zeitverlauf sichtbar
- ▶ Frequenzbereich bis zu einzelnen GHz

State Analyzer



Counter	✓ FF	00	01	02	03	04	05	06	07	08
Counter[0]	1	0	1	0	1	0	1	0	1	0
Counter[1]	1	0		1		0		1		0
Counter[2]	1	0				1				
Counter[3]	1	0								
Counter[4]	1	0								
Counter[5]	1	0								
Counter[6]	1	0								
Counter[7]	1	0								

typ. bis zu
512 Kanäle

- ▶ nur Logikpegel meßbar (HI/LO), keine Signaldetails
- ▶ Zeitverlauf nur synchron sichtbar (zu Taktflanken)
- ▶ Darstellung als Bus, unterschiedl. Zahlenbasis, ...
- ▶ viele Messfunktionen
- ▶ Frequenzbereich bis zu GHz

Kontinuierlich vs. diskret

Amplitude

kontinu-
ierlich

diskret
(HI/LO)

Oszilloskop

Timing Analyzer

State Analyzer

kontinu-
ierlich

diskret
(state)

Zeit

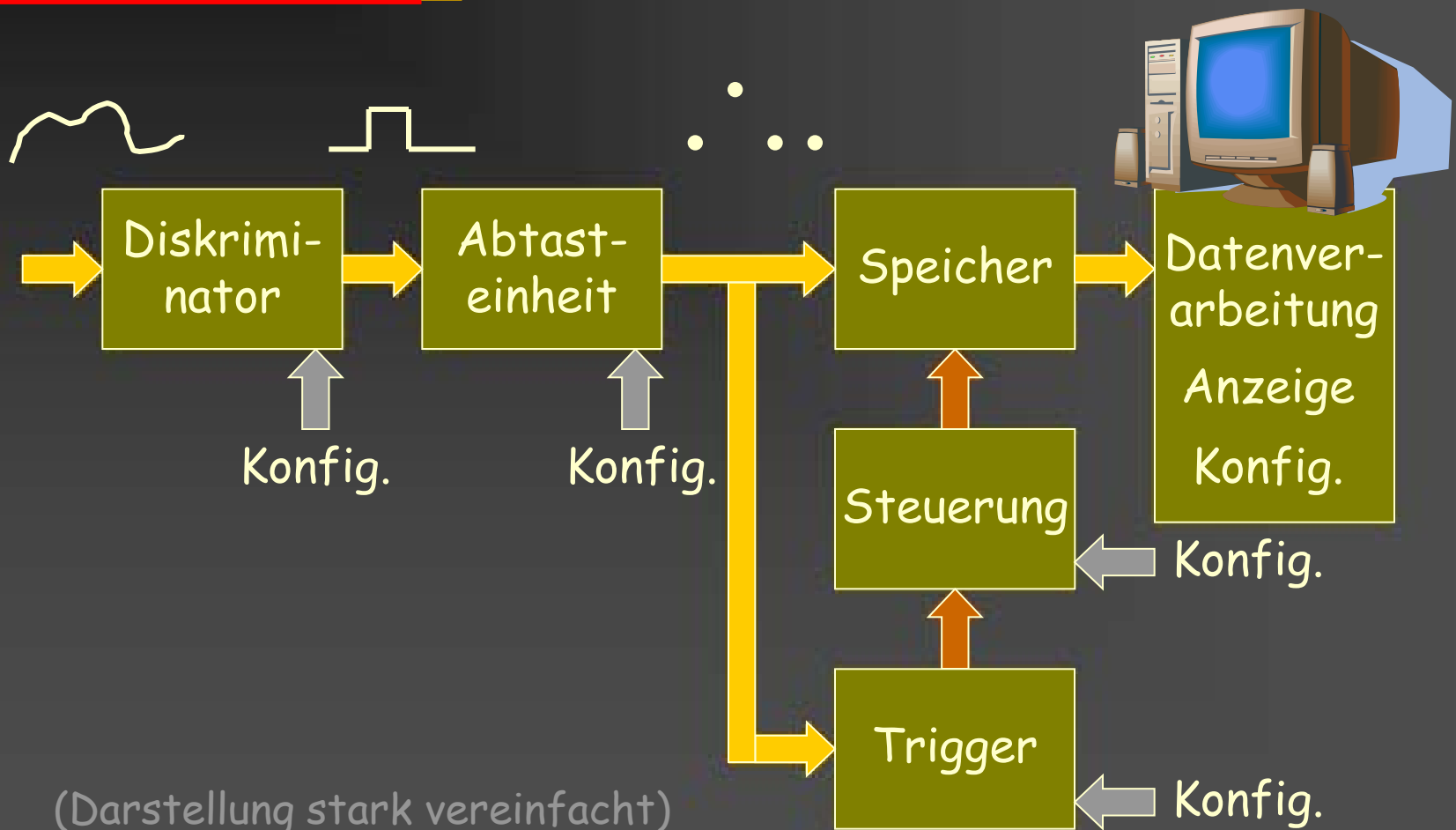


Logikanalysator



[Agilent]

Funktionsblöcke eines LA



Diskriminator



- ▶ Digitalisierung des Signals
 - Umsetzung von analogem Spannungsverlauf auf zwei Logikpegel (HI/LO)
 - beim Speicheroszilloskop sitzt hier ADC und liefert feinstufigere Amplitudeninformation
- ▶ Schwellwert ist Basis für Digitalisierung
 - einstellbar für viele Logikstandards sowie „user defined“
 - dennoch kann Interpretation anders sein als in der untersuchten HW (vor allem im Fehlerfall)!

Fehlerquelle Schwellwert (1)

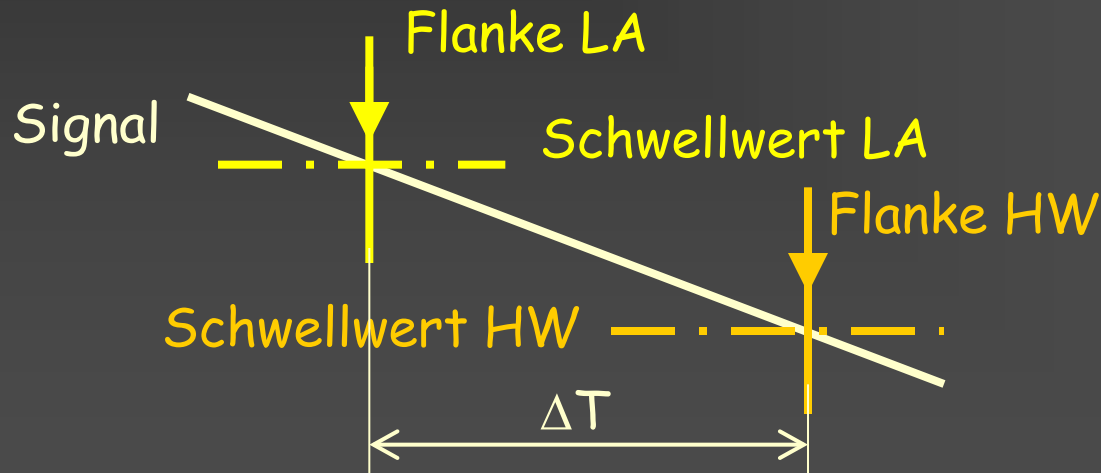
- ▶ **Problem:** Schwellwert des LA stimmt nicht mit jenem der HW überein
- ▶ **Effekt:** es werden falsche Pegel angezeigt



tritt bei richtig eingestelltem Logikstandard nur auf, wenn Signalpegel im verbotenen Bereich ist

Fehlerquelle Schwellwert (2)

- ▶ **Problem:** Schwellwert des LA stimmt nicht mit jenem der HW überein
- ▶ **Effekt:** Flanken werden verschoben dargestellt



Verschiebung nur bei sehr flachen Flanken relevant

Abtasteinheit (Sampler)



▶ Zeitliche Diskretisierung

- Voraussetzung für Speicherung
- bei „Unterabtastung“ gehen Details verloren

▶ Takt als Basis für Abtastung

- **Timing Analyzer:** LA liefert hochfrequenten Takt => Erfassung aller Signaldetails (gleiches Prinzip wie Speicheroszilloskop)
- **State Analyzer:** Target liefert Takt => Synchrone Abtastung der „Zustände“
Fehlinterpretation bei Phasenverschiebung!

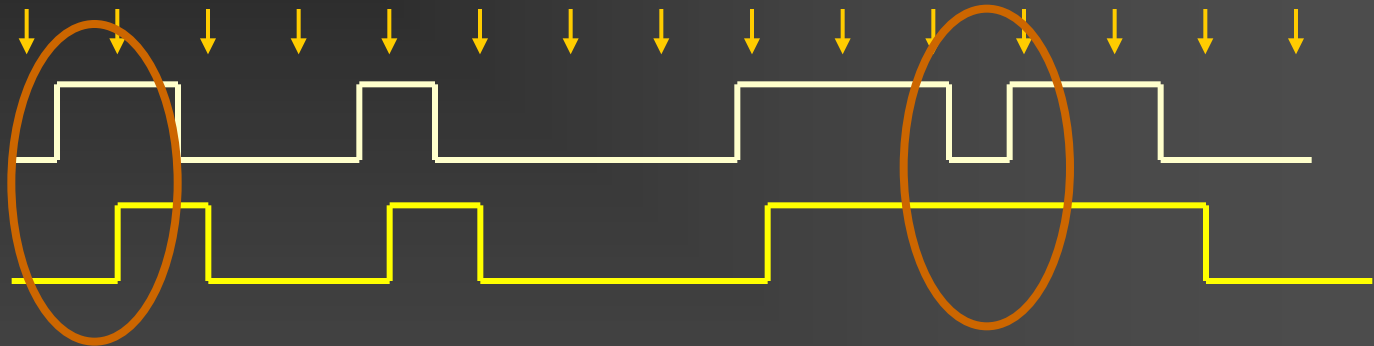
Fehlerquelle Unterabtastung

nur im Timing Mode

sampling
clock

signal

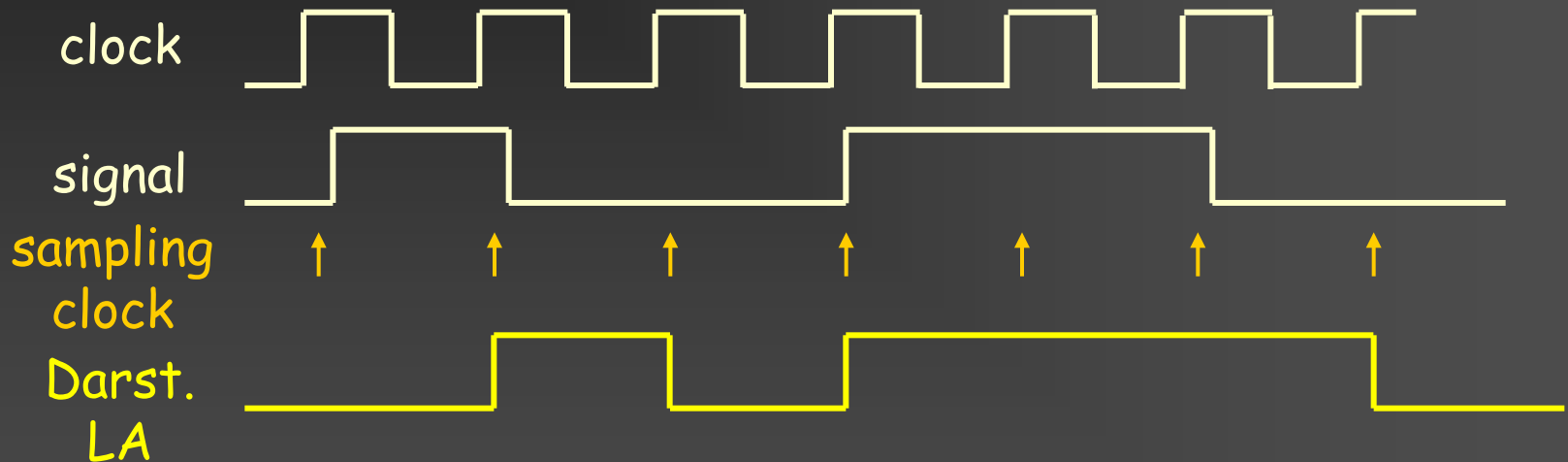
Darst.
LA



- ▶ wegen begrenzter Zeitauflösung erscheinen Flanken verschoben (erst bei nächstem Sample)
- ▶ Pulse innerhalb einer Sampling-Periode gehen völlig verloren

Fehlerquelle Phasenversch.

nur im State Mode



- ▶ Phasenverschiebung beim Sampling Clock führt zu unterschiedlicher Interpretation der Zustände und zu Setup/Hold Violations im LA

Speicher



▶ Ablegen der Samples

- Grenze zwischen Real-Time und Offline:
- Ablegen in Echtzeit ($> 1\text{GHz}$!)
- Bearbeitung und Darstellung offline

▶ Tiefe typisch 1MSample

- bei Abtastung mit 1GHz nach 1ms voll
 - das ist in manchen Fällen zu kurz!
 - Wer durchsucht 1 Mio States nach Fehler?
- => gezielt aufzeichnen => **Trigger**

Aufzeichnungsmodi



nur im Timing Mode

► Verringern der Abtastrate

- längeres Intervall passt in den Speicher:

$$\text{Beob.-Intervall} = \text{Speichertiefe} / \text{Abtastrate}$$

- geringere Zeitauflösung

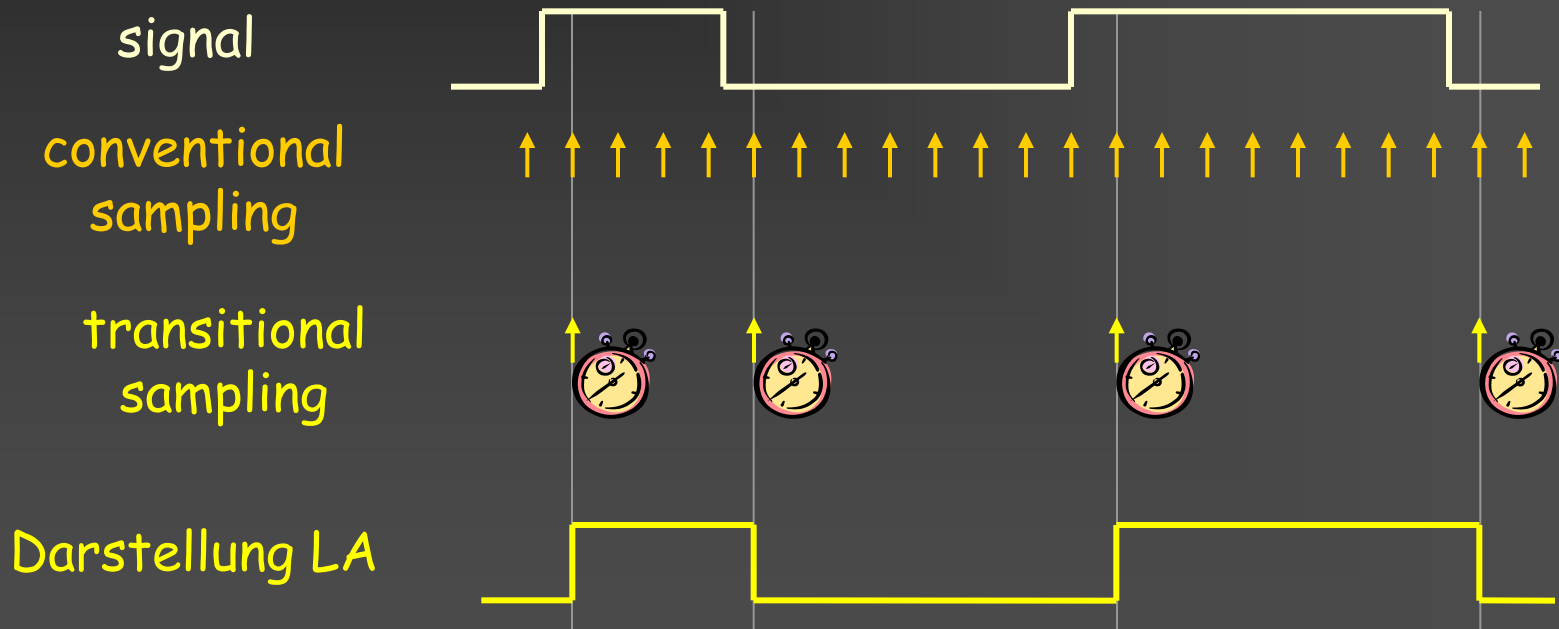
$$\text{Zeitauflösung} = 1 / \text{Abtastrate}$$

► Transitional sampling

- Speichern von Flanke und Zeitpunkt statt äquidistanter Samples

Transitional Sampling

nur im Timing Mode

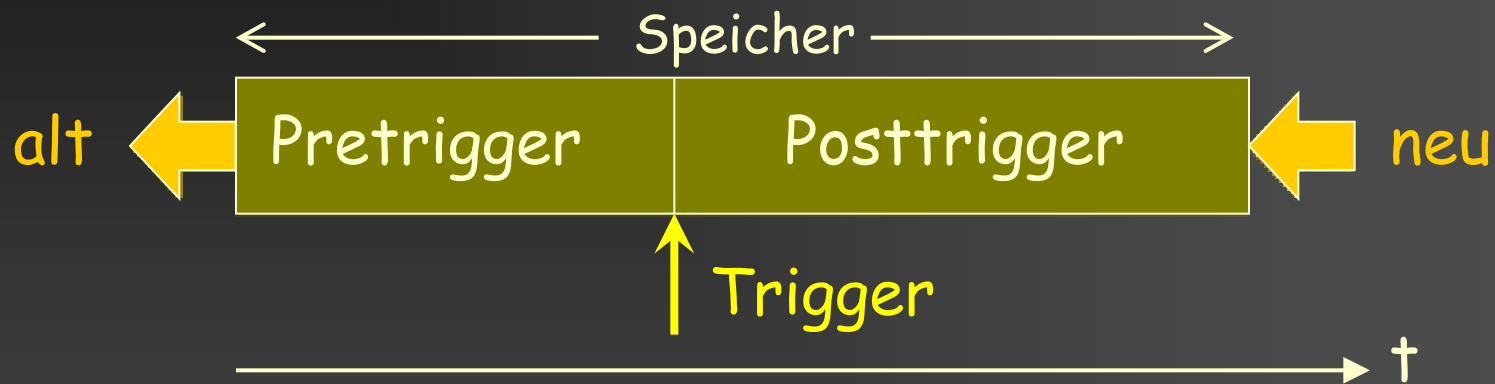


Trigger



- ▶ **Beginn der Aufzeichnung festlegen**
 - durch Beschreiben des interessierenden Events
 - sicherstellen, dass das interessierende Event im aufgezeichneten Intervall enthalten ist
(LA kann auch Stunden auf trigger warten ...)
- ▶ **Markierung später im Display**
 - erleichtert Auffinden der relevanten Daten
 - Referenz für Messfunktionen

Pretrigger und Posttrigger



► Speicher als FIFO betrieben

- es wird ständig aufgezeichnet
- bei **Trigger**: nur noch Posttrigger mit neuen Daten vollschreiben, danach Ende d. Aufzeichnung
- Pretrigger daher nicht überschrieben

Triggerbedingungen



- ▶ Flanke
- ▶ Zustand (ein oder mehrere Bits)
- ▶ Pulsdauer (länger/kürzer als xx)
- ▶ ...
- ❖ Kombination von Bedingungen möglich (AND, OR)
- ❖ Sequenz möglich („trigger levels“)
- ❖ Verzweigungen möglich (If/then/else)
- ❖ unterschiedl. Aktivitäten (store, stop, ...)

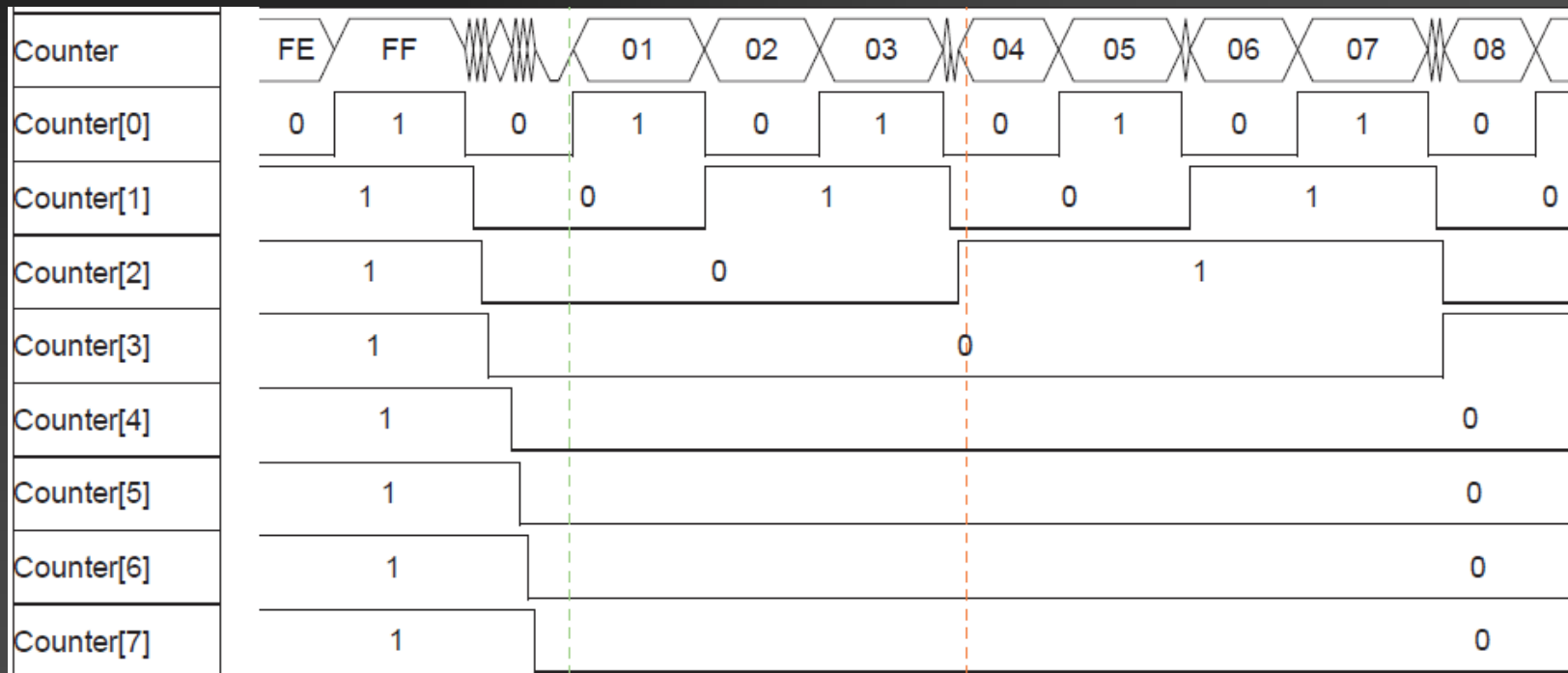
Triggermöglichkeiten im State mode komplexer

Cursor



- ▶ Markierung einer bestimmten Position im Zeitbereich (horizontal)
- ▶ direktes Ablesen eines Wertes auf der Cursorposition (Zeit und Daten)
- ▶ Suche nach Ereignissen in der Aufzeichnung (Cursor wird autom. positioniert)
- ▶ Differenzmessungen (Cursor1 to Cursor2, Cursor to Trigger)

Darstellung: Timing-Diagramm



[Aufzeichnung erfolgte im Timing Mode]

Darstellung: State-Diagramm

Counter	FF	00	01	02	03	04	05	06	07	08	
Counter[0]	1	0	1	0	1	0	1	0	1	0	
Counter[1]	1	0		1		0		1		0	
Counter[2]	1	0				1					
Counter[3]	1	0									
Counter[4]	1	0									
Counter[5]	1										0
Counter[6]	1										0
Counter[7]	1										0

[Aufzeichnung erfolgte im State Mode]

Darstellung: State-Listing

	Sample Number	Counter	Time
M1	-11	F5	-344 ns
	-10	F6	-312 ns
	-9	F7	-282 ns
	-8	F8	-250 ns
	-7	F9	-218 ns
	-6	FA	-188 ns
	-5	FB	-156 ns
	-4	FC	-124 ns
	-3	FD	-94 ns
	-2	FE	-62 ns
T	-1	FF	-32 ns
	0	00	0 s
	1	01	32 ns
	2	02	62 ns
	3	03	94 ns
	4	04	126 ns
	5	05	156 ns
	6	06	188 ns
	7	07	218 ns
	8	08	250 ns
M2	9	09	282 ns
	10	0A	312 ns
	11	0B	344 ns
	12	0C	376 ns
	13	0D	406 ns

[Aufzeichnung erfolgte im State Mode]

Probing: Prinzip



Zweck

- ▶ mechanische & elektrische Verbindung
- ▶ Pegelanpassung
- ▶ Impedanzanpassung (Belastung, Reflexionen)

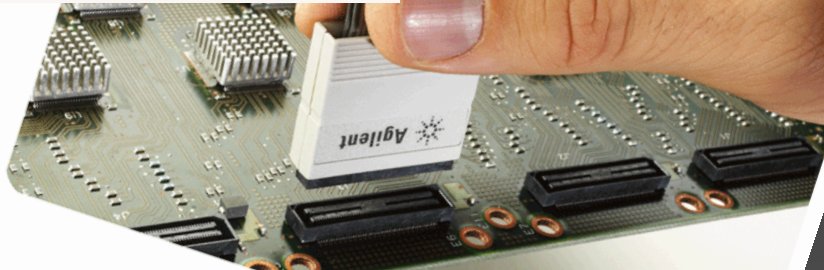
Probleme

- ▶ GHz über lange Kabel
- ▶ Kapazitäten und Induktivitäten
=> Signalform und Zeitbezüge ??

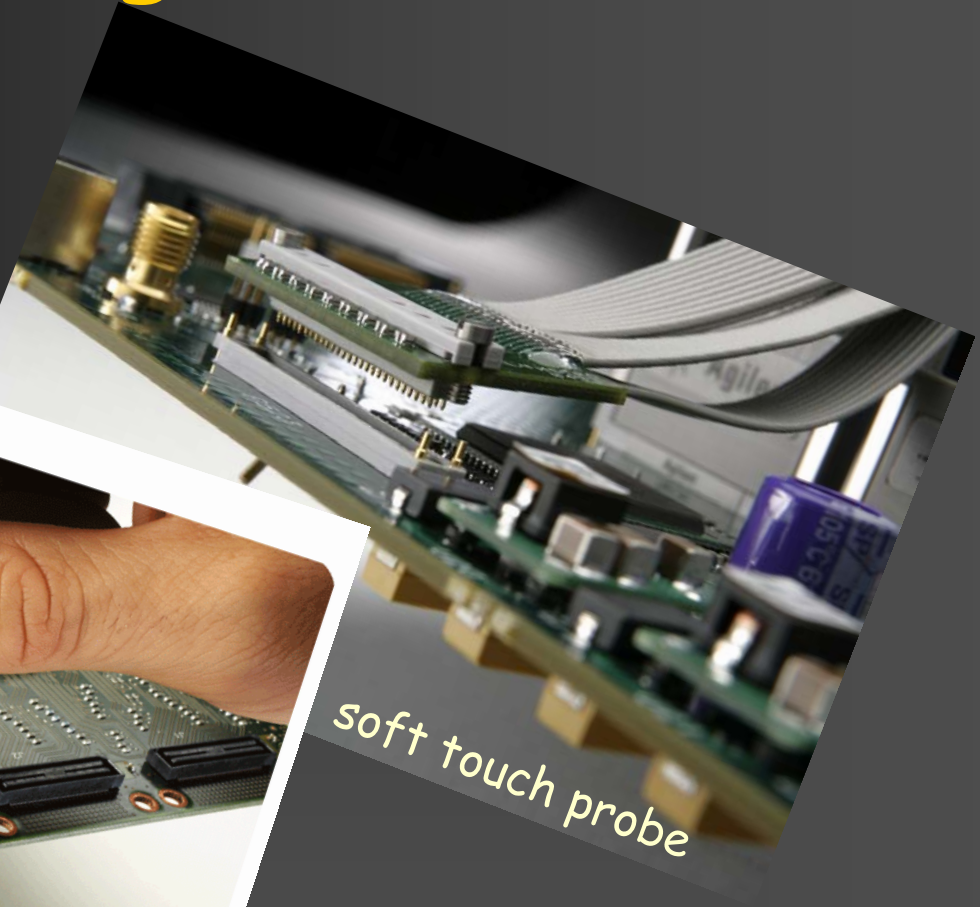
Probing: Lösungen



flying leads



samtec probes



soft touch probe

[Agilent]

Kenndaten eines LA

Agilent Model Number	16801A, 16821A ¹	16802A, 16822A ¹	16803A, 16823A ¹	16804A	16806A
Logic analyzer channels	34	68	102	136	204
Pattern generator channels ¹	48	48	48	N/A	N/A
High-speed timing zoom	4 GHz (250 ps) with 64 K depth	4 GHz (250 ps) with 64 K depth			
Maximum timing sample rate (Half/full ch)	1.0 GHz (1.0 ns) / 500 MHz (2.0 ns)	1.0 GHz (1.0 ns) / 500 MHz (2.0 ns)			
Maximum state clock rate	250 MHz with option 250	450 MHz with option 500 250 MHz with option 250			
Maximum state data rate	250 Mb/s with option 250	500 Mb/s with option 500 250 Mb/s with option 250			
Maximum memory depth	1 M with option 001 4 M with option 004 16 M with option 016 32 M with option 032	1 M with option 001 4 M with option 004 16 M with option 016 32 M with option 032			
Supported signal types	Single-ended	Single-ended			
Automated threshold/sample position Simultaneous eye diagrams, all channels	Yes	Yes			
Probe compatibility	40-pin cable connector	40-pin cable connector			



Zusammenfassung (1)

- ▶ Ein Logikanalysator kann wesentlich **mehr Kanäle** gleichzeitig darstellen als ein Oszilloskop, eignet sich aber nicht zur Darstellung des analogen Signalverlaufs.
- ▶ Das Eingangssignal wird zunächst digitalisiert, wobei der **Schwellwert** an den Logikstandard der HW anzupassen ist.
- ▶ Für die nachfolgende zeitliche Diskretisierung wird ein Takt benötigt. Im **Timing Mode** wird dieser vom Messgerät geliefert, im **State Mode** vom Target.



Zusammenfassung (2)

- ▶ Bei entsprechender Überabtastung kann im Timing Mode der **Zeitverlauf** noch recht genau verfolgt werden.
- ▶ Im State Mode ist die zeitliche Position der Flanken nicht mehr genau sichtbar, man erkennt dafür die **Folge der synchronen Zustände**.
- ▶ Da der Speicher begrenzt ist, muss im Timing Mode ggf. die Abtastrate verringert werden um ein genügend großes Intervall aufzuzeichnen. Für Signale mit geringer Aktivität ist **Transitional Sampling** vorteilhaft.



Zusammenfassung (3)

- ▶ Der **Trigger** dient als Referenzpunkt für die Aufzeichnung. Als Triggerbedingung wird daher üblicherweise das interessierende Event formuliert.
- ▶ Im **Pretrigger**-Bereich ist die Aktivität unmittelbar vor dem Trigger sichtbar, im **Posttrigger** die unmittelbar nachfolgende Aktivität.
- ▶ Die aufgezeichneten Daten können entweder in Form einer **Liste** oder als **Timing-Diagramm** dargestellt werden.
- ▶ Richtiges **Probing** ist wesentlich, um unverfälschte Messergebnisse zu erhalten.