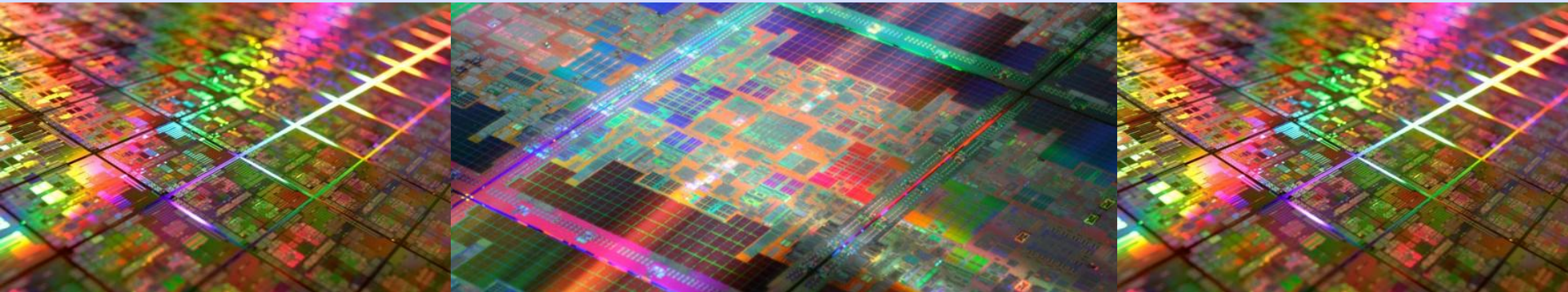


# Ein-/Ausgabe

**Technische Grundlagen der Informatik für  
Wirtschaftsinformatik**

**Stefan Podlipnig**

**TU Wien**

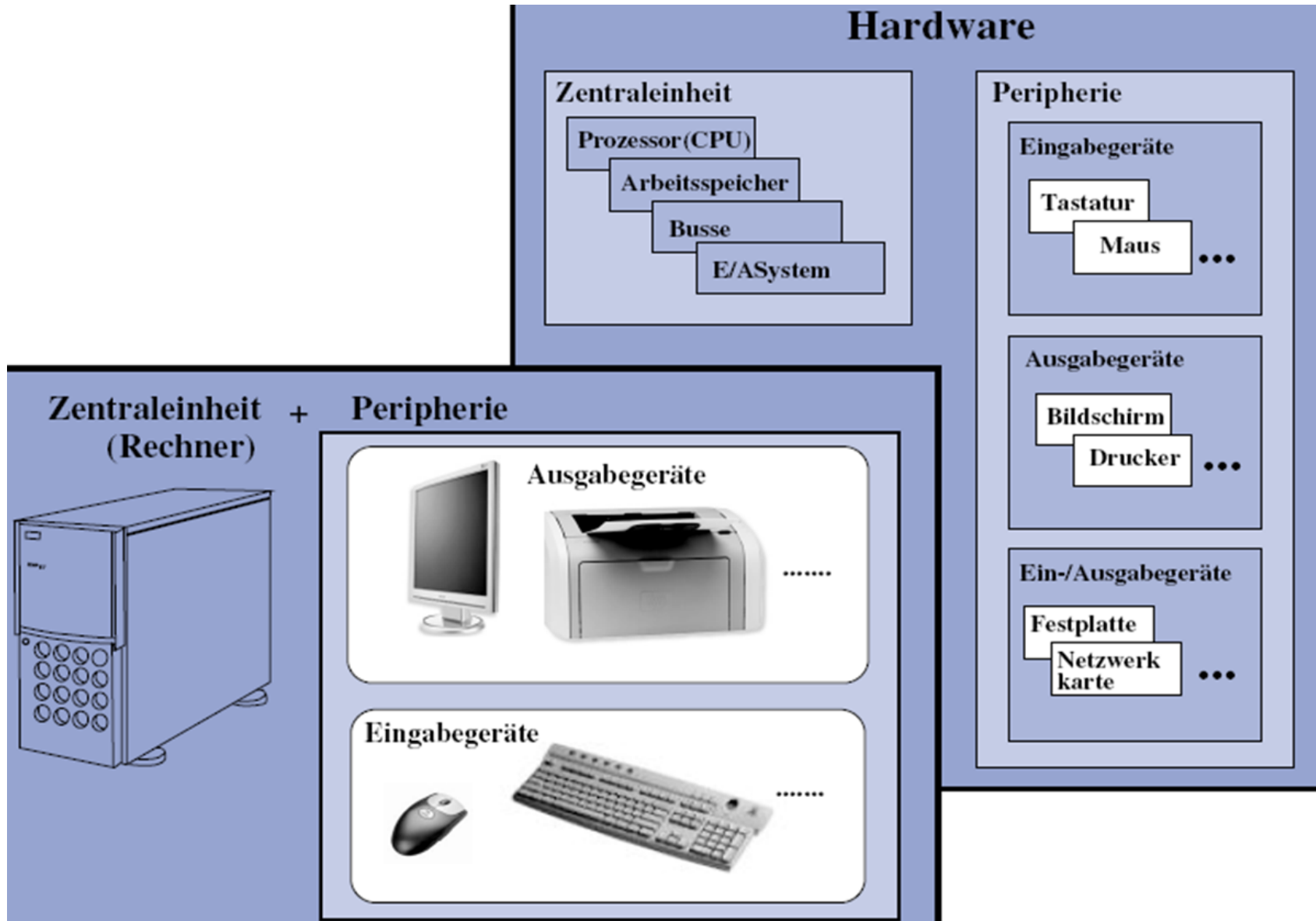


# Lehrziele

- Kennenlernen der wichtigsten Konzepte für die Ein- bzw. Ausgabe (E/A)
- Kennenlernen grundlegender Konzepte von Bussystemen
- Überblick über E/A-Systemarchitekturen in heutigen PCs

# GRUNDLAGEN

# Hardware - Überblick

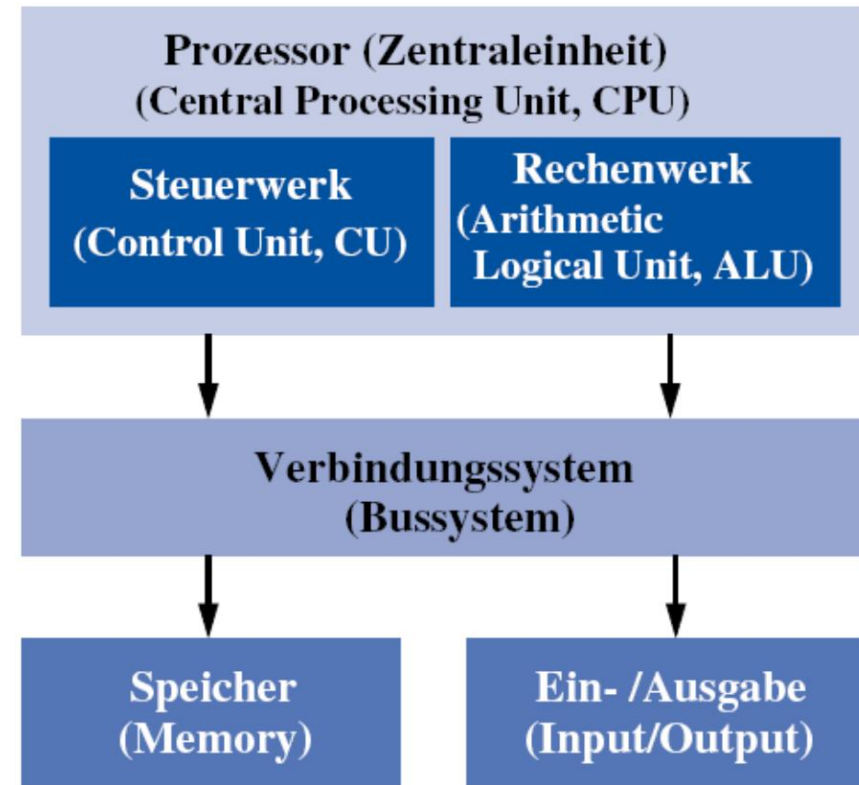


# EVA und das von-Neumann'sche-Rechnermodell (1)

- EVA = Eingabe, Verarbeitung, Ausgabe
- Eingabe
  - Über eine Eingabeeinheit wie z.B. eine Tastatur, eine Maus, einen USB-Stick usw. gelangen Daten in den Computer
- Verarbeitung
  - Die Verarbeitung dieser Daten findet dann in der Zentraleinheit statt
- Ausgabe
  - Erfolgt über ein Ausgabegerät wie Bildschirm, Drucker, Festplatte usw.

# EVA und das von-Neumann'sche-Rechnermodell (2)

- Grundkomponenten eines von-Neumann-Rechners
  - Der **Prozessor** besteht aus Rechen- und Steuerwerk
  - Der **Arbeitsspeicher** enthält die Befehle von ablaufenden Programmen und die zugehörigen Daten
  - Das **Bussystem** ist für den Transport von Daten zwischen den Einheiten wie dem Prozessor, dem Arbeitsspeicher und den Ein-/Ausgabeeinheiten zuständig
  - Die **Ein-/Ausgabeeinheiten** nehmen neue Programme und Daten entgegen und geben fertig verarbeitete Daten aus

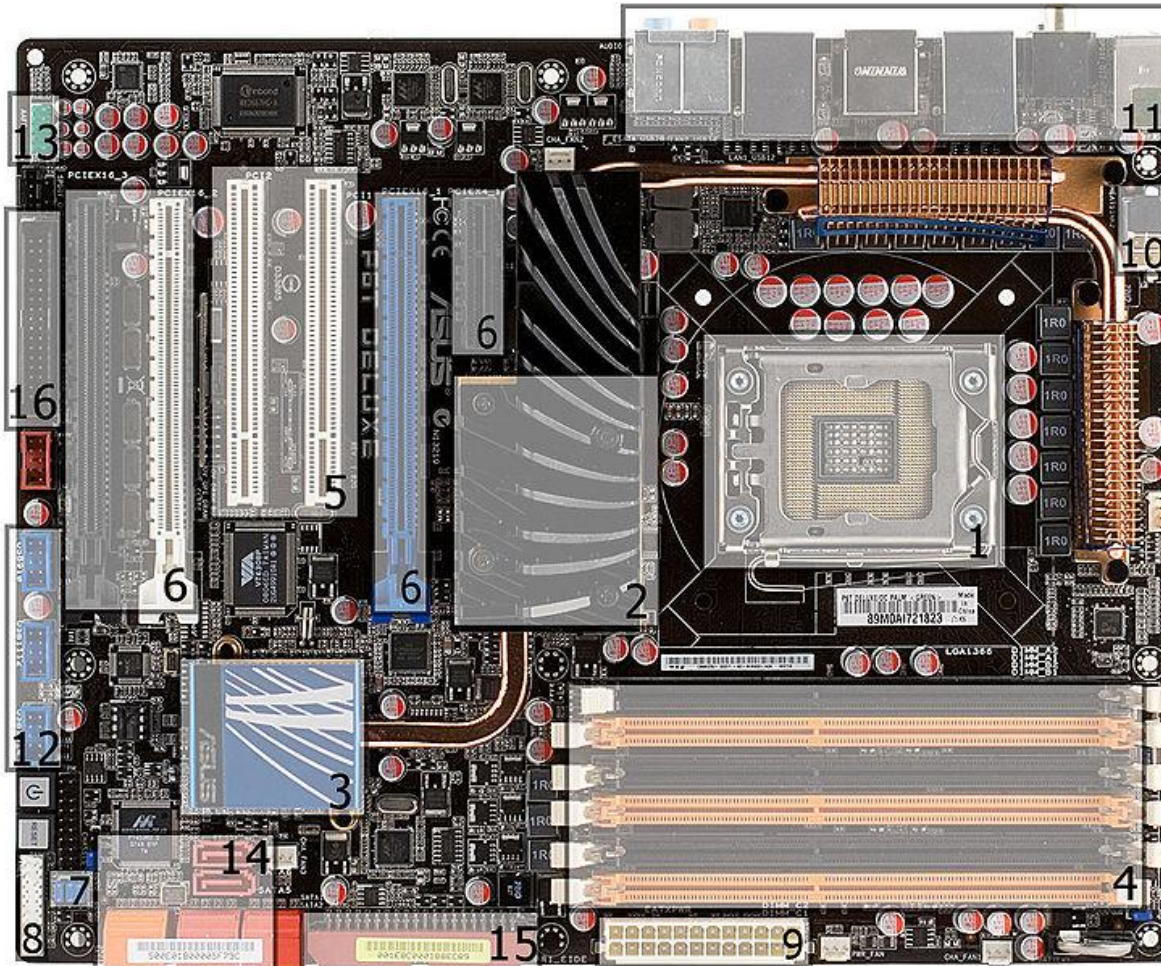


Bei heutigen PCs befinden sich diese Grundeinheiten physikalisch auf der so genannten Hauptplatine (*mainboard*) und sind dort elektrisch verschaltet.



# EVA und das von-Neumann'sche-Rechnermodell (3)

- Beispiel für Mainboard (ATX-Hauptplatine (2010))



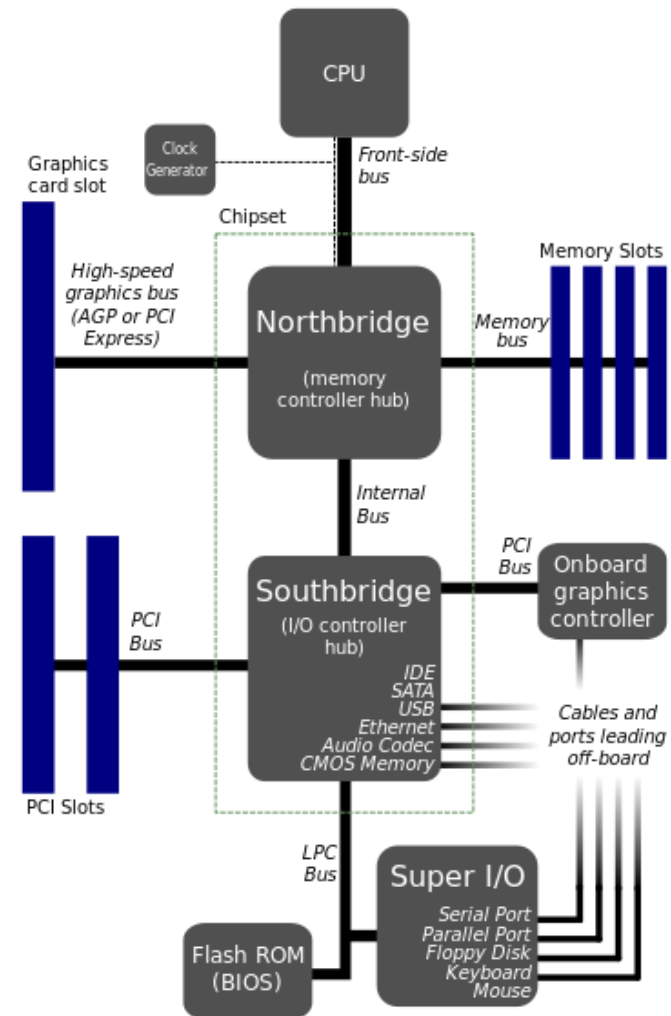
1	CPU-Sockel (Core-i-Prozessoren)
2	Chipsatz (Northbridge)
3	Chipsatz (Southbridge)
4	RAM-Steckplätze
5	PCI-Steckplätze
6	PCI-Express-Steckplätze
7	Jumper
8	Anschlüsse für Frontblende
9	24-poliger ATX-Connector (Stromversorgung für Hauptplatine)
10	8-poliger ATX-Connector (Stromversorgung für CPU)
11	Externe Anschlüsse (Maus, Tastatur, USB-Geräte)
12	Interne USB-Anschlüsse
13	AAFP-Soundanschluss
14	Serial-ATA-Anschlüsse (Festplatten, optische Laufwerke)
15	IDE-Anschluss (Festplatten, optische Laufwerke)
16	Floppy-Disk Stecker (Diskettenlaufwerk)



[<http://de.wikipedia.org/wiki/Hauptplatine> , 25.03.2016]

# Chipsatz

- Mehrere zusammengehörende integrierte Schaltkreise
- PC-Chipsatz (*chipset*)
  - Bindet CPU an Peripherie an
  - Enthält Controller
    - Für die Steuerung bestimmter Vorgänge
  - Zusätzliche Komponenten entlasten die CPU
- Rechte Abbildung
  - Klassisches Schema eines PC-Chipsatzes
  - Heute teilweise verändert
    - Z.B. RAM-Controller in der CPU



[<http://de.wikipedia.org/wiki/Chipsatz> , 15.05.2016]



# Verbindung zwischen Komponenten

- Schnittstelle
  - Punkt-zu-Punkt Verbindung von Komponenten
- Bus
  - Anordnung von mehreren Teilnehmern (Busknoten) an einer gemeinsam genutzten Busleitung
- Busse und Schnittstellen werden benötigt für
  - Kommunikation zwischen den einzelnen Bestandteilen des Mainboards
  - Zum Anschluss aller Arten von Peripheriegeräten, wie z.B. für Grafikkarten, Festplatten, Drucker usw.

# Serielle bzw. parallele Übertragung von Daten

- **Serielle Übertragung**
  - Die einzelnen Bits werden nacheinander übertragen
  - Benötigt weniger Strom als die parallele Übertragung
  - Für größere Entfernung auch geeignet
- **Parallele Übertragung**
  - Die Bits werden gleichzeitig auf nebeneinanderliegenden Leitungen übertragen (z.B. 8, 16, 32 oder 64 Bits)
  - Benötigt mehr Strom
  - Aufgrund technischer Einschränkungen nur auf kurzen Entfernungen verwendet

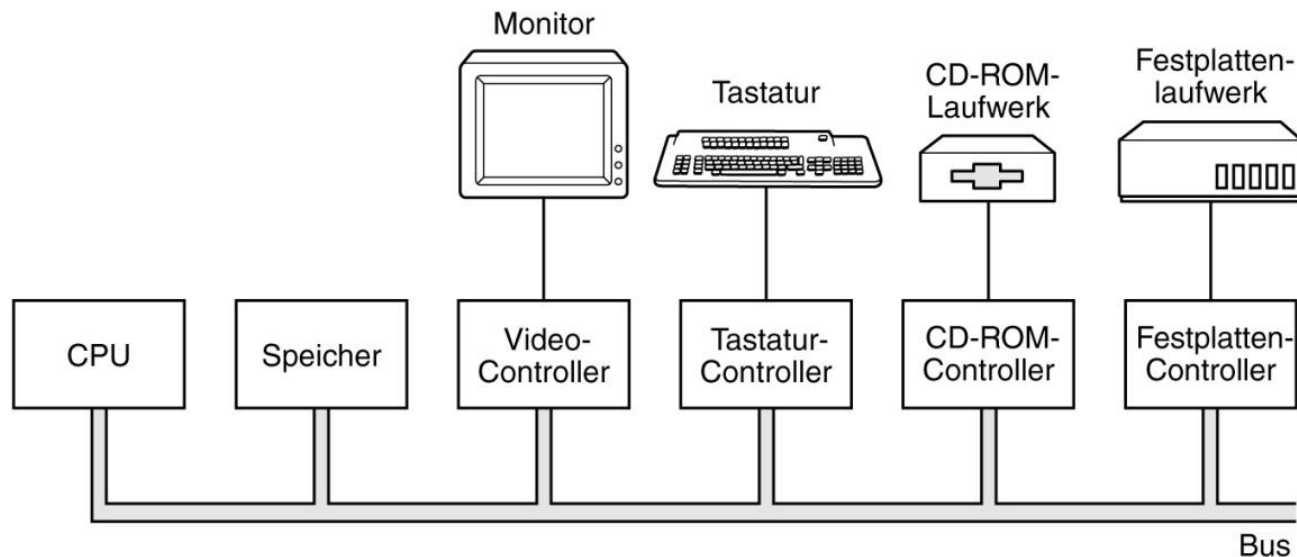
# Richtung der Kommunikation

- Simplex
  - Daten können nur in eine Richtung übertragen werden
  - Diese Technik ermöglicht keine Antwort
- Halbduplex
  - Daten können abwechselnd, aber nicht gleichzeitig, in beide Richtungen fließen
- Vollduplex
  - Daten können in beide Richtungen gleichzeitig übertragen werden

# **BUSSYSTEME**

# Bussysteme (1)

- Anordnung von mehreren Teilnehmern (Busknoten) an einer gemeinsam genutzten Busleitung
  - Vorteil: Bedeutend kleinerer Verdrahtungsaufwand als bei Punkt-zu-Punkt Verbindungen
  - Logische Struktur eines einfachen PCs
    - Jedes E/A-Geräte besteht aus Controller (zur Steuerung) und dem eigentlichen E/A-Gerät





# Bussysteme (2)

- Bussysteme waren früher hersteller- und systemspezifisch
  - Sind heute jedoch weitgehend standardisiert
  - E/A-Geräte bzw. E/A-Karten können unabhängig von einem Hersteller und Rechnersystem entwickelt werden
    - Größerer Absatzmarkt, geringere Kosten
    - Beispiele: Steckkarten für PCI-Bus
- Standardisierung umfasst
  - Signale und Spannungspegel
  - Zeitliches und elektrisches Verhalten der Bussignale
  - Steckverbinder und Pin-Belegungen

# Arten von Bussystemen (1)

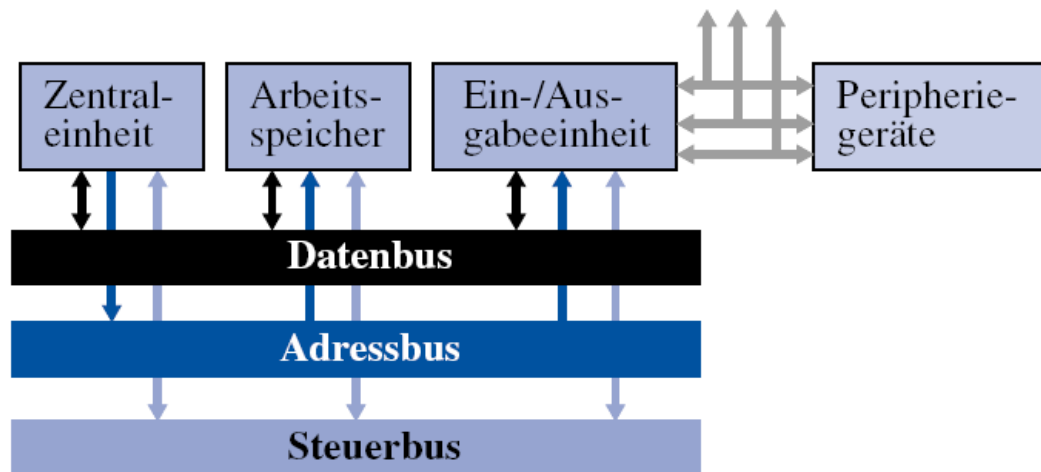
- Prozessorinterne Busse
  - Arbeiten im Allgemeinen mit CPU-Taktfrequenz
  - Verbinden z.B. Registersatz, Arithmetik-Einheiten und L1-Datencache
- Systembus
  - Verbindet CPU mit schnellen Systemkomponenten
    - Auch als Front-Side-Bus (FSB) bezeichnet
  - Der FSB gibt den Takt aller angesprochenen Komponenten vor
    - Kann mittels Teiler und Multiplikatoren verändert werden
    - Beispiel: Prozessortakt = FSB  $\times$  CPU-Multiplikator
  - QuickPath Interconnect (kurz: QPI) - aktuell statt FSB bei Intel-Prozessoren
    - Punkt-zu-Punkt-Verbindung (kein Bus)
    - Kommunikation zwischen Prozessoren untereinander
    - Kommunikation zwischen Prozessoren und Chipsatz

# Arten von Bussystemen (2)

- Ein-Ausgabebus (intern)
  - Bus für E/A-Erweiterungen der Hauptplatine
  - z.B. PCI, PCI-Express, SATA
- Peripherie-Bus (extern)
  - Zum Anschluss mehrerer Peripheriegeräte an eine Busschnittstelle
  - z.B. USB, Firewire

# Aufbau

- Ein Bus besteht aus Datenleitungen (Datenbus), Adressleitungen (Adressbus), Steuerleitungen (Steuerbus) sowie weiteren Leitungen zur Stromversorgung
  - Datenbus: Bidirektionale Übertragung von Daten zwischen den Einheiten
  - Adressbus: Unidirektionale Übermittlung von Adressen zum Speicher (oder zu den Ein-/Ausgabeeinheiten)
  - Steuerbus: Koordination exklusiver Zugriffe auf den Daten- und Adressbus (Bus reservieren, freigeben, ...)



# Unterscheidende Merkmale von Bussystemen

- Breite von Datenbus und Adressbus
- Taktung (synchron/asynchron) und gegebenenfalls Bustaktfrequenz
- Maximale Datentransferrate (in GiB/s)
  - Von Busbreite und Bustakt bestimmt
- Maximale Anzahl von möglichen Buskomponenten bzw. Bussteckplätzen (Slots)
- Art der Busarbitrierung
- Realisierung von Interrupts
- Physikalische Größen: Spannungspegel, Steckverbinder

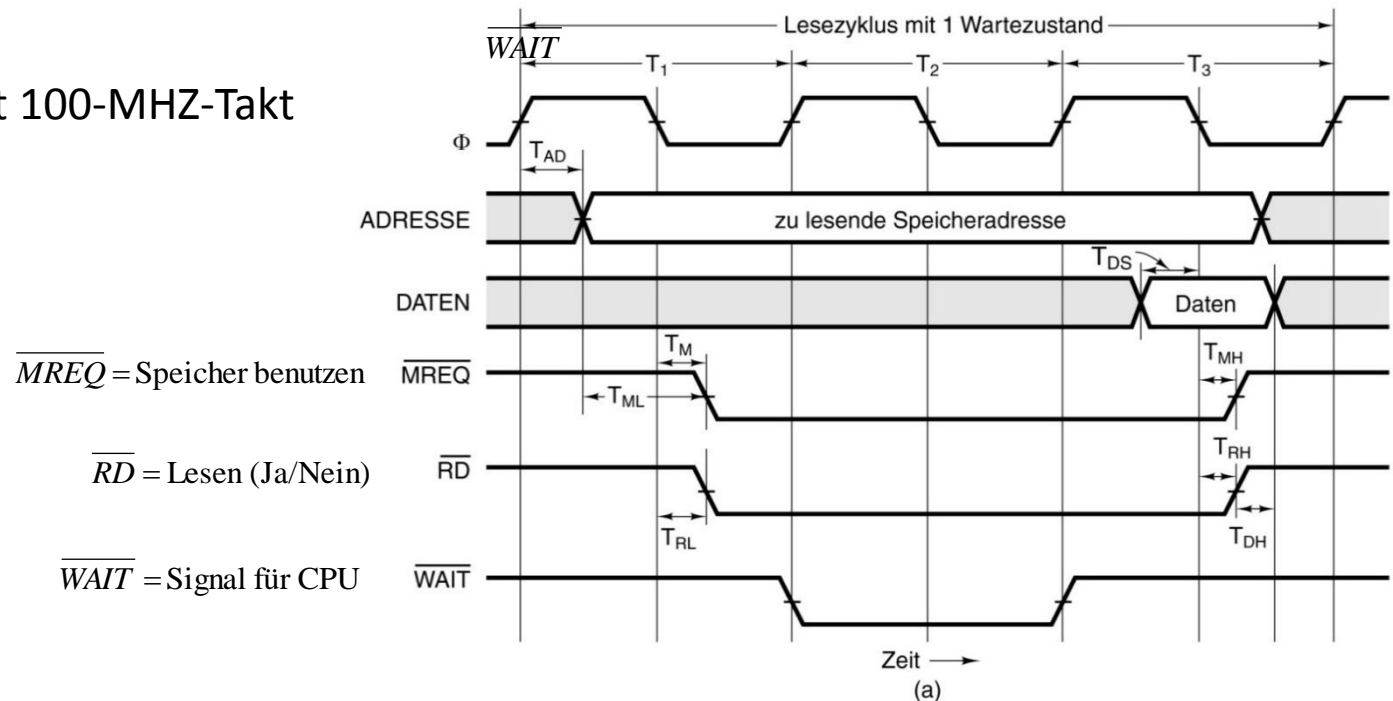


# Synchroner Bus

- Synchron
  - Alle Operationen sind synchronisiert
  - Operationen benötigen ein ganzzahliges Vielfaches eines Taktes (Buszyklus)
  - Beispiel:
    - Bus mit 100-MHZ-Takt

Symbol	Parameter	Min [in ns]	Max [in ns]
$T_{AD}$	Adressausgabeverzögerung		4
$T_{ML}$	Adresse ist vor $\overline{MREQ}$ stabil	2	
$T_M$	$\overline{MREQ}$ -Verzögerung von der fallenden Flanke von $\Phi$ in $T_1$		3
$T_{RL}$	RD-Verzögerung von der fallenden Flanke von $\Phi$ in $T_1$		3
$T_{DS}$	Dateneinrichtezeit vor der fallenden Flanke von $\Phi$	2	
$T_{MH}$	$\overline{MREQ}$ -Verzögerung von der fallenden Flanke von $\Phi$ in $T_3$		3
$T_{RH}$	$\overline{RD}$ -Verzögerung von der fallenden Flanke von $\Phi$ in $T_3$		3
$T_{DH}$	Datenhaltezeit nach der Deaktivierung von $\overline{RD}$	0	

(b)

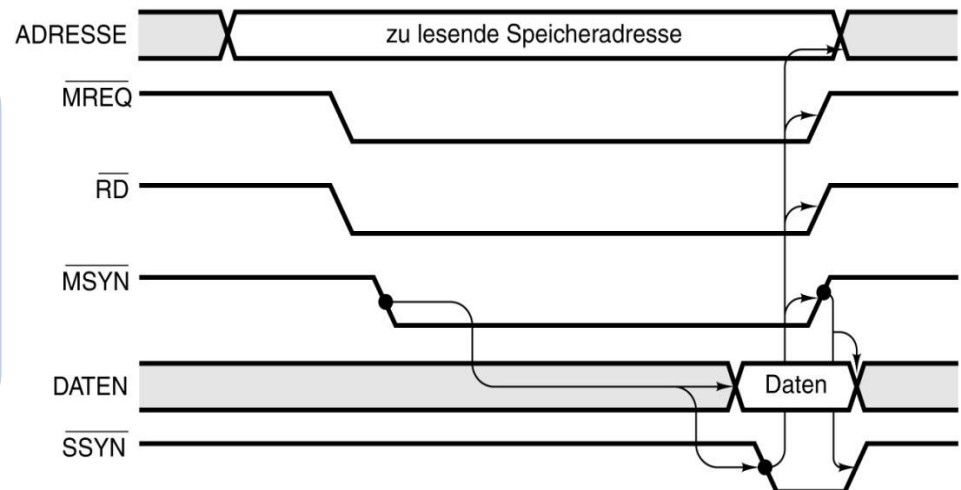


# Asynchroner Bus

- Asynchroner Bus hat keinen vorgegebenen Takt
- Ermöglicht eine bessere Anpassung an unterschiedliche Geräte
  - Realisierung ist aber aufwändiger
- Beispiel
  - CPU (Master) möchte Daten lesen
  - Speicher (Slave) schickt Daten

## Vollständiger Handshake

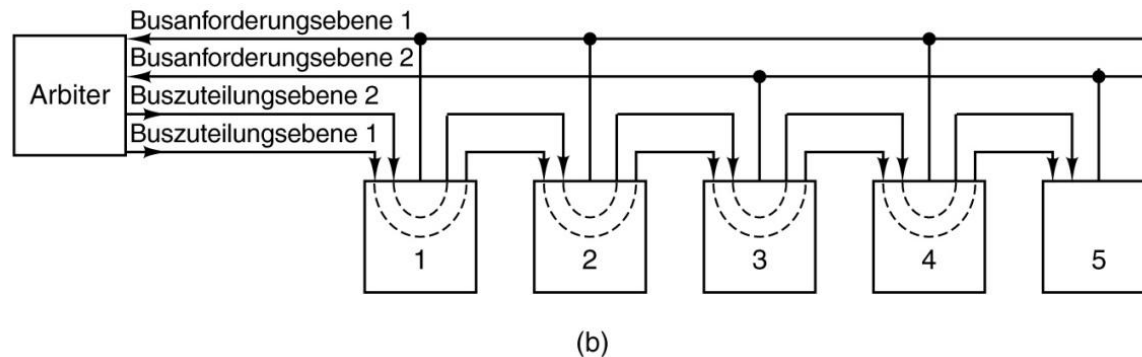
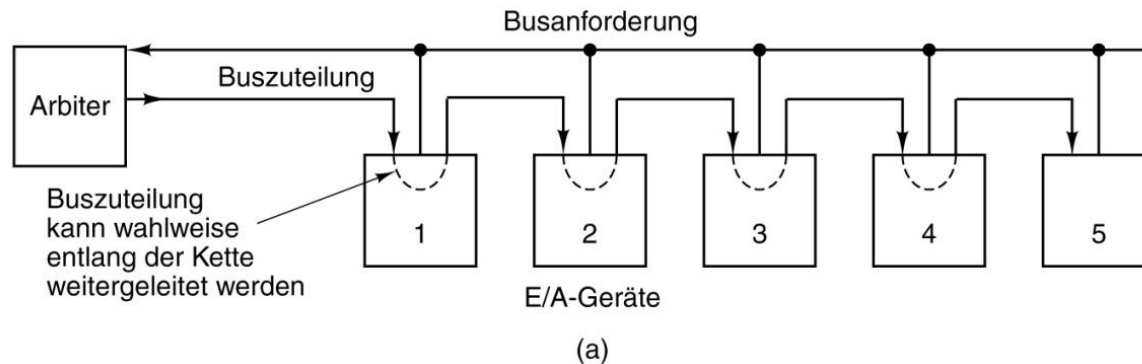
1. Master aktiviert  $\overline{MSYN}$  (nach  $\overline{MREQ}$  und  $\overline{RD}$ )
2. Slave aktiviert  $\overline{SSYN}$  (nach Ausführung der Operation)
3.  $\overline{MSYN}$  wird als Reaktion auf  $\overline{SSYN}$  deaktiviert
4.  $\overline{SSYN}$  wird als Reaktion auf Deaktivierung von  $\overline{MSYN}$  deaktiviert



- Master, Slave
  - Ein Master ist eine aktive Buskomponente, die einen Buszyklus auslösen kann (z.B. CPU)
  - Ein Slave ist stets passiv (z.B. Speichermodul, E/A-Baustein)
- Können mehrere Buskomponenten Master werden
  - Es darf nur ein Master den Bus benutzen
  - Busarbitrierung erforderlich
- Zwei Varianten
  - Zentrale Busarbitrierung
    - Zentrale Logik, implementiert in einem zusätzlichen Bussteuerbaustein (Arbiter)
  - Dezentrale Busarbitrierung
    - Logik ist über alle Buskomponenten verteilt

# Beispiel - zentrale Busarbitrierung

- Arbiter erkennt Busanforderungen
  - Aktiviert Buszuteilungsleitung
  - Signal wird entlang der Leitung weitergereicht, bis ein Gerät die Zuteilung akzeptiert (Daisy-Chain)
    - Geräte können sich auf unterschiedlichen Prioritätsebenen befinden (siehe b)



# Interne und externe Kommunikation

- Für die Kommunikation zwischen Prozessor und weiteren Komponenten auf dem Mainboard und der Peripherie
- Zwei wichtige Arten
  - Polling von Daten
  - Interrupt-basierte Kommunikation



# Polling von Daten

- Nur in bestimmten Zeitabständen wird kommuniziert
- Prozessor kontaktiert Gerät
  - Stehen Daten zur Übertragung an?
  - Ist Ausgabe abgeschlossen?
- Nachteilig, wenn die Anfragen immer wieder umsonst sind

# Interrupt-basierte Kommunikation

- Kommunikation mit dem Prozessor wird durch Auslösen bestimmter Signale (Interrupt Requests) begonnen
- Jedes Gerät benutzt ein bestimmtes eindeutiges Signal
  - Prozessor erkennt dadurch Kommunikationspartner
- Sobald möglich, bestätigt CPU den Interrupt und startet eine zugehörige Behandlungsroutine
- Fast alle Prozessoren bieten die Möglichkeit, Unterbrechungen zu verbieten (d.h. zu maskieren) bzw. wieder zu gestatten

- Kopplung von CPU und E/A-Geräten erfolgt über spezielle E/A-Bausteine am Systembus
  - Auswahl eines E/A-Bausteins über Adressleitungen
  - Datentransfer von/zum E/A-Baustein über Datenleitungen
  - Steuerleitungen z.B. für Richtungsauswahl, Unterbrechungsanforderung und Bestätigung einer Unterbrechung
  - Zur Kommunikation mit CPU bieten E/A-Bausteine einige interne Register an

# Übertragung der Kommunikationsdaten

- Zwei Möglichkeiten für den Zugriff der CPU auf die internen Register der E/A-Bausteine
- Speicherbezogene Adressierung (*Memory-Mapped I/O*)
  - Register sind an bestimmte Speicheradressen in den physikalischen Adressraum der CPU eingeblendet (z.B. bei MIPS)
  - E/A-Adressen müssen vom Caching ausgenommen werden
  - Zugriff mit normalen load- und store-Befehlen
- Separate Ein-/Ausgabeadressen
  - Separater, oft kleiner E/A-Adressraum (z.B. bei x86)
  - Spezielle, i.a. privilegierte Befehle (z.B. in, out) für Lesen und Schreiben im E/A-Adressraum
  - Zusätzliche Steuerleitung zur Selektion von Speicher- oder E/A-Adressraum

# Direct Memory Access (DMA)

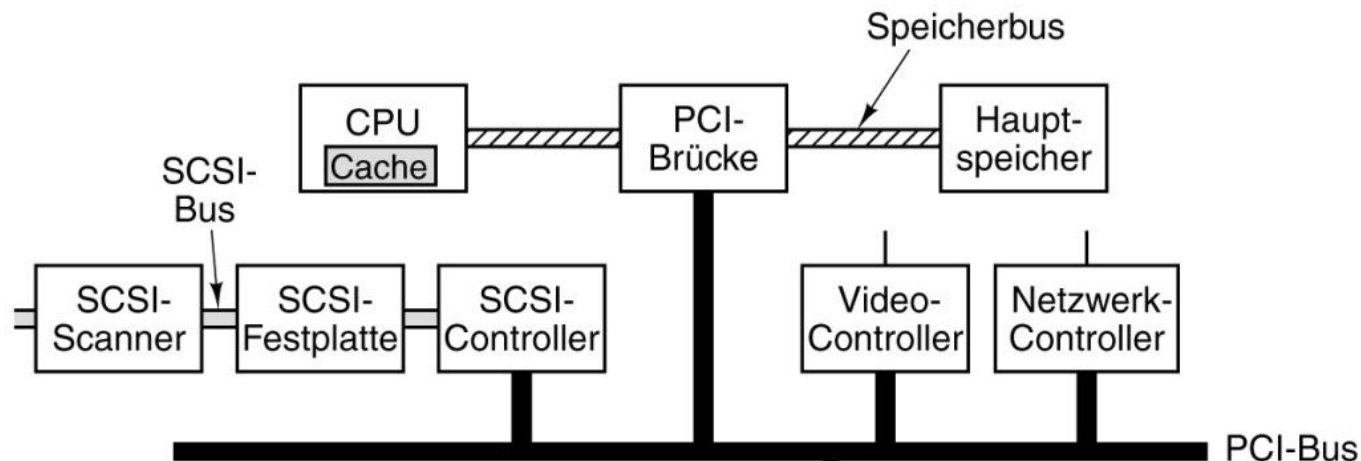
- Lange Datenströme aus dem Speicher zur Peripherie, bzw. von der Peripherie in den Speicher
  - Unnötige Belastung der CPU mit trivialen Aufgaben
  - Inkrementieren der Adresse, Zählen der Datenworte, Statusabfrage des E/A-Bausteins
- Idee: Ein zusätzlicher DMA-Baustein führt nach Initialisierung den Speichertransfer selbständig durch
  - CPU kann sich anspruchsvolleren Tätigkeiten widmen
- DMA-Baustein ist bei heutigen PCs im Chipsatz integriert



# BEISPIELE

# Anschlüsse für Erweiterungskarten

- PCI (Peripheral Component Interconnect)
  - Synchroner Bus
  - Parallele Datenübertragung
  - Zentrale Bus-Arbitrierung
  - Veraltet



# PCIe (PCI-Express)

- Serielle Punkt-zu-Punkt Verbindungen
  - Mehrere (bis zu 32) zwischen Komponenten möglich
- Gekoppelt über „Switches“
  - Stellen direkte Verbindung zwischen einzelnen Komponenten her

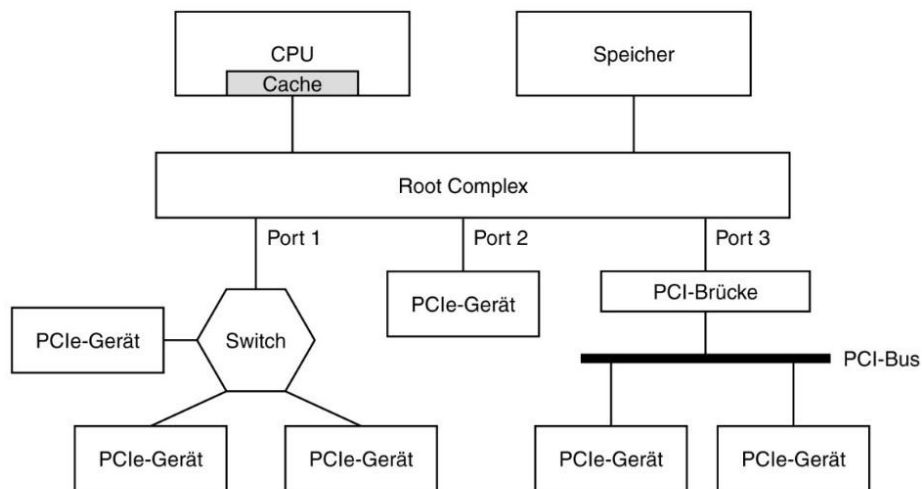


Abbildung 2.28: Beispielarchitektur eines PCIe-Systems mit drei PCIe-Ports

	Datenrate PCI Express (MB/s)			
Version	1.0	2.0	3.0	4.0 (2017)
1 Lanes	250	500	985	1969
2 Lanes	500	1000	1969	3938
4 Lanes	1000	2000	3938	7877
8 Lanes	2000	4000	7877	15754
16 Lanes	4000	8000	15754	31508
32 Lanes	8000	16000	31508	63015

# Anschlüsse für Laufwerke

- IDE (Integrated Drive Electronics)/ATA (Advanced Technology Attachment)
  - Für Speichermedien (Festplatten, CD, etc.)
  - Je zwei Geräte ein Master und ein Slave
  - Heute per Adapter über PCIe
- S-ATA (Serial-Advanced Technology Attachment)
  - Ist eine Nachfolgetechnologie zu IDE/EIDE mit schneller serieller Datenübertragung



# Weitere Anschlüsse für Peripheriegeräte (1)

- Heutige Rechner sind mit seriellen Schnittstellen für externe Geräte ausgestattet
- Beispiel USB (Universal Serial Bus)
  - Serielle Datenübertragung
  - Zentralen Host-Controller (Master)
    - Übernimmt die Koordination der angeschlossenen Peripherie-Geräte
    - Es können theoretisch bis zu 127 verschiedene Geräte angeschlossen werden
  - An einem USB-Port kann immer nur ein USB-Gerät angeschlossen werden
    - Sollen an einem Host mehrere Geräte angeschlossen werden, muss deshalb ein Verteiler (Hub) für deren Kopplung sorgen
  - Der USB-Anschluss (Universal Serial Bus) arbeitet als
    - USB 1.0 und 1.1 mit einer Datenübertragungsrate von 12 MBit/s
    - USB 2.0 mit bis zu 480 MBit/s
    - USB 3.0 (USB 3.1 Gen1) mit bis zu 5 Gbit/s (USB 3.1 Gen2 10 Gbit/s)

# Weitere Anschlüsse für Peripheriegeräte (2)

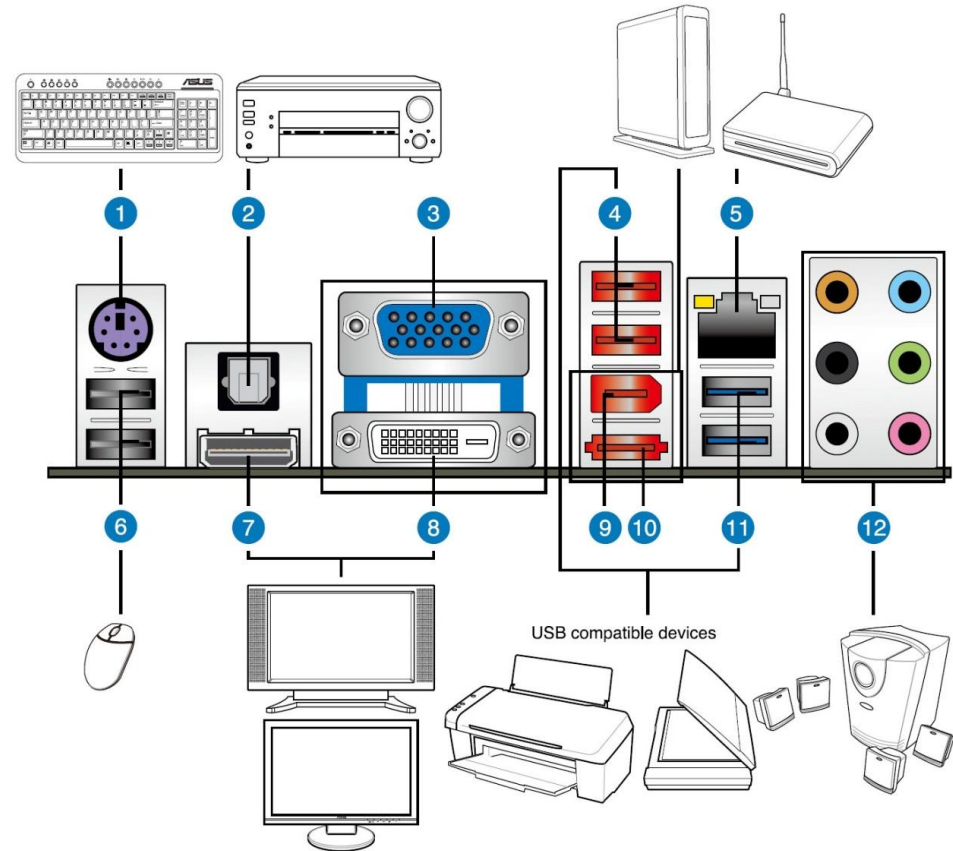
- Anschlüsse für Monitor (Beispiele)
  - Ältere Technologien (auslaufend)
    - VGA (Video Graphics Array) als analoge Schnittstelle
    - DVI (Digital Visual Interface) für digitale und analoge Signale gleichzeitig
  - Neuere Technologien
    - HDMI (High Definition Multimedia Interface) für volldigitale Übertragung, DisplayPort
    - Höhere Datenraten bzw. Auflösungen
- Drahtlose Anschlüsse
  - Infrarot
  - Funk-Anschlüsse (z.B. Bluetooth)



Schnittstelle	Gbit
DVI single/dual	3,72 bzw. 7,44
HDMI 1.4a	2,2 bzw. 8,16
DisplayPort 1.2	1,296 bis 17,28

# Externe Anschlüsse – Beispiel mit Überblick

1. Nicht mehr unterstützt
2. Optisches Audio
3. Analoges Display
4. USB 2.0
5. Netzwerk (Ethernet)
6. USB 2.0
7. Digitales Display
8. Digitales Display
9. Firewire
10. Speichermedien
11. USB 3.0
12. Analoges Audio



## Rear panel connectors

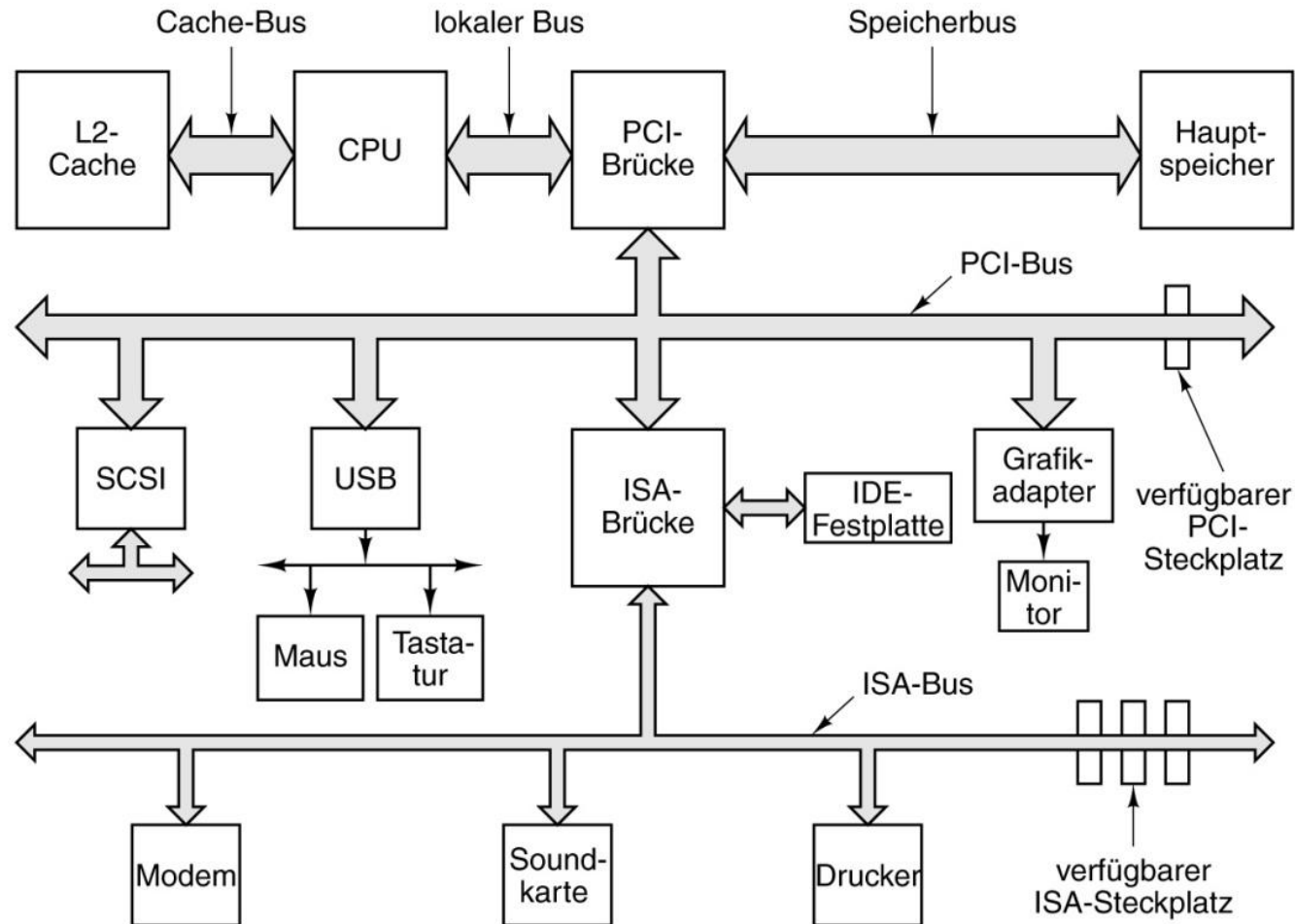
1. PS/2 keyboard port (purple)	7. HDMI out port
2. Optical S/PDIF Out port	8. DVI out port
3. VGA out port	9. IEEE 1394a port
4. USB 2.0 ports 3 and 4	10. External SATA port
5. LAN (RJ-45) port	11. USB 3.0 ports 1 and 2
6. USB 2.0 ports 1 and 2	12. Audio I/O ports

# **ZUSAMMENFASSUNG**

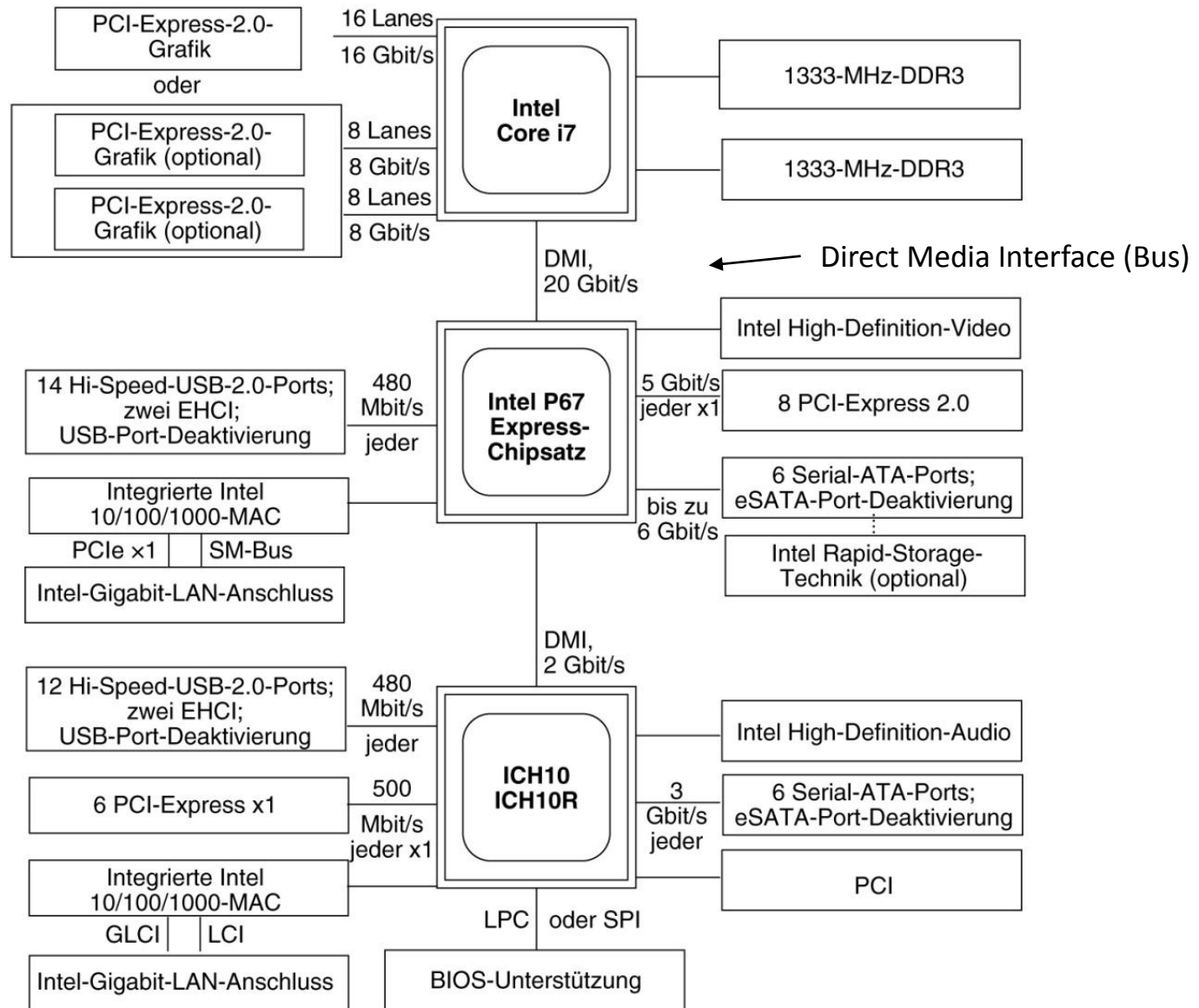


- EVA-Prinzip
- Mainboard
  - CPU
  - Chipsatz
  - Verbindungen (Busse, Schnittstelle)
- Bussysteme
  - Aufbau
  - Busarbitrierung
  - Kommunikation
- DMA
- Schnittstellen

# Traditionelle (veraltete) PC-Architektur (Pentium)



# Aktuellere PC-Architektur (Core i7)



- **Grundliteratur**
  - H. Herold, B. Lurz, J. Wohlrab, **Grundlagen der Informatik**, 2. Auflage, Pearson, 2012 – Kapitel 5
  - A. S. Tanenbaum, T. Austin, **Rechnerarchitektur**, 6. Auflage, Pearson Studium, 2014 – Kapitel 2 und 3