

Technische Grundlagen der Informatik			Test 2 19.05.2017 100 Minuten Gruppe A
Matrikelnr.	Nachname	Vorname	Unterschrift

Deckblatt sofort ausfüllen und unterschreiben!

Bitte deutlich und nur mit **Kugelschreiber** schreiben. Verwenden Sie keinen Tipp-Ex oder dergleichen. Unleserliche Antworten werden nicht gewertet!

Geben Sie bei Rechenaufgaben den **Lösungsweg** an!

Es sind keine Hilfsmittel zugelassen. Dies inkludiert Bücher, Mitschriften, Ausdrucke von Folien, Smartphones, Taschenrechner etc.

Zusatzblätter werden nicht akzeptiert!

Bei **Ankreuzfragen** werden Minuspunkte auf Teilaufgaben übernommen. Das Minimum je Gesamtaufgabe beträgt 0 Punkte.

1	[10]	[ ]
2	[8]	[ ]
3	[12]	[ ]
4	[12]	[ ]
5	[10]	[ ]
6	[12]	[ ]
7	[10]	[ ]
8	[10]	[ ]
9	[10]	[ ]
10	[6]	[ ]
Summe		[100] [ ]

1. (10 Punkte) Kreuzen Sie an, ob es sich um wahre oder falsche Aussagen handelt!  
(richtig: +2 Punkte, falsch: -2 Punkte, keine Antwort: 0 Punkte; Minimum: 0 Punkte)

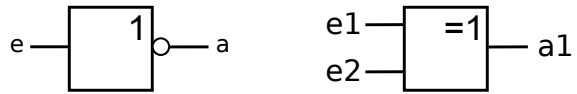
wahr falsch

- ☐ ☐ Die Größe des Micro16-Programmspeichers beträgt  $2^{16}$  Bit.
- ☐ ☐ Das MAR (Memory Address Register) ist 16 Bit groß und besitzt 0xFFFF als höchste Adresse.
- ☐ ☐ Das Problem der Metastabilität tritt bei einem RS-Latch beim Übergang von  $R = 1, S = 1$  nach  $R = 0, S = 0$  auf.
- ☐ ☐ Da die Ausgabe bei einem Moore-Automaten vom Zustand abhängt, ist jeder Moore-Automat deterministisch.
- ☐ ☐ Am Ausgang N der ALU liegt genau dann logisch 1 an, wenn das MSB im Ergebnis logisch 1 ist.

2. (8 Punkte) Es soll ein *Paritätsgenerator* für ungerade Parität und einem Datenwort der Länge 4 entworfen werden. Das Datenwort liegt an den Eingängen  $d1$ ,  $d2$ ,  $d3$  und  $d4$  an.

Hinweis: der Ausgang  $p$  wird genau dann auf logisch 1 gesetzt, wenn im Datenwort eine gerade Anzahl von logisch 1 vorkommt.

- (a) Es sind folgende Gatter gegeben:



Vervollständigen Sie die gegebenen Wahrheitstabellen und entwerfen Sie für den beschriebenen Paritätsgenerator ein Schaltbild. Beschriften Sie alle Ein- und Ausgänge und verwenden Sie nur die gegebenen Gatter. Die gegebenen Gatter können beliebig oft verwendet werden.

e	a
0	
1	

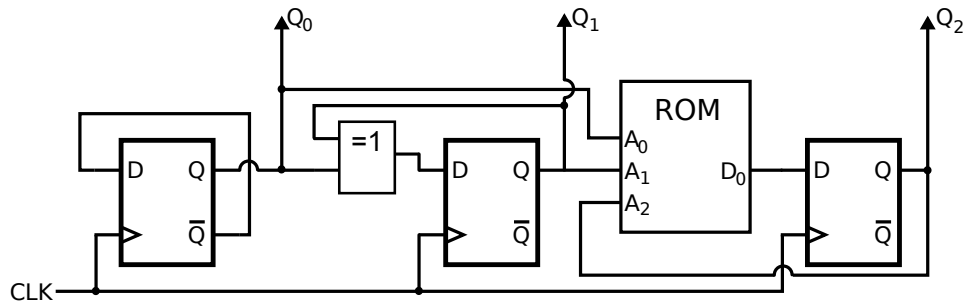
Ihre Schaltung:

e1	e2	a1
0	0	
0	1	
1	0	
1	1	

- (b) Befüllen Sie die Wahrheitstafel für den beschriebenen Paritätsgenerator:

$d1$	$d2$	$d3$	$d4$	$p(d1, d2, d3, d4)$
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

3. (12 Punkte) Gegeben ist die folgende Schaltung und Wahrheitstabelle für den ROM-Speicher:



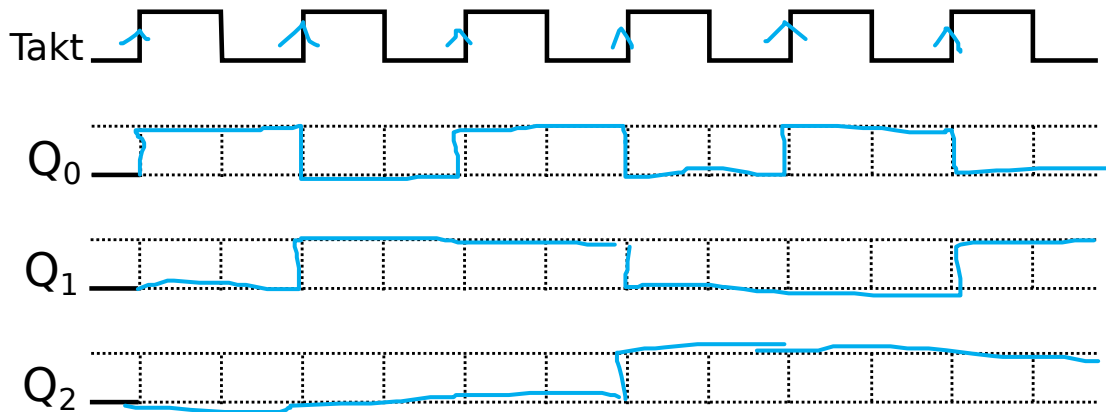
$Q_2 \quad Q_1 \quad Q_0$

$A_2$	$A_1$	$A_0$	$D_0$
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

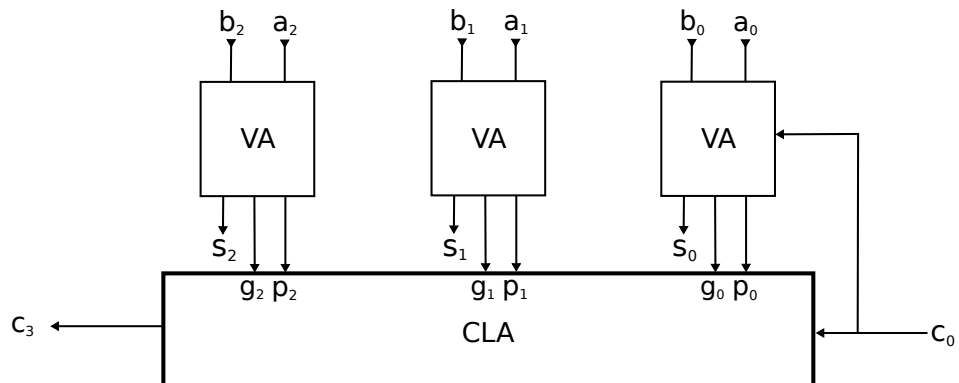
$Q_1$	$Q_0$	$\oplus$
0	0	0
0	1	1
1	0	1
1	1	0

Wahrheitstabelle ROM

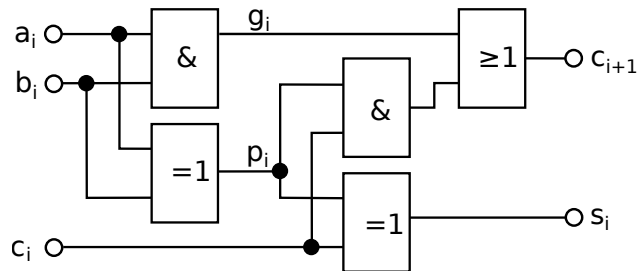
Vervollständigen Sie das zugehörige Timing-Diagramm!



4. (12 Punkte) Gegeben ist folgende Implementierung eines Carry-Look-Ahead (CLA) Addierers. Im Gegensatz zur herkömmlichen Addierschaltung wird das finale carry bit  $c_3$  direkt mittels des CLA-Bausteins berechnet. Daher muss nicht mehr auf die Berechnung der vorherigen carry bits ( $c_2, c_1$ ) gewartet werden. Der benutzte Volladdierer ist in Punkt (a) ersichtlich und stellt das Ergebnis des ersten Halbaddierers zusätzlich mittels der Signale  $p_i$  und  $g_i$  als Ausgänge bereit.



- (a) Gegeben ist folgendes Schaltbild eines Volladdierers. Finden Sie die äquivalente boolesche Formel für das Signal  $c_{i+1}$ .

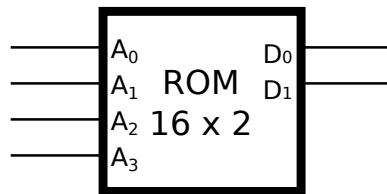


- (b) Finden Sie die äquivalente boolesche Formel für den CLA Baustein.

- (c) Stellen Sie die in der Unteraufgabe (b) gefundene boolesche Funktion mit Hilfe folgender Gatter dar:



5. (10 Punkte) Gegeben ist folgender ROM-Speicher:



$A_3$	$A_2$	$A_1$	$A_0$	$D_0$	$D_1$
$a$	$b$	$c$	$d$	$x$	$y$
0	0	0	0	1✓	0
0	0	0	1	1✓	0
0	0	1	0	1✓	0
0	0	1	1	0	1✓
0	1	0	0	1✓	0
0	1	0	1	1✓	0
0	1	1	0	1	0
0	1	1	1	0	1✓
1	0	0	0	0	0
1	0	0	1	0	0
1	0	1	0	0	0
1	0	1	1	0	1✓
1	1	0	0	0	0
1	1	0	1	0	0
1	1	1	0	0	0
1	1	1	1	0	1

- (a) Ermitteln Sie die im ROM realisierten booleschen Ausdrücke  $x$  und  $y$  mit Hilfe von KV-Diagrammen. Geben Sie Ihre Lösungen in minimaler disjunktiver Normalform an.

$x$ :

	$\neg c$	$c$	$\neg c$	
$\neg d$	0	0	0	0
$d$	0	0	0	0
$\neg d$	1	0	0	1
	1	1	1	0
	$b$	$\neg b$		

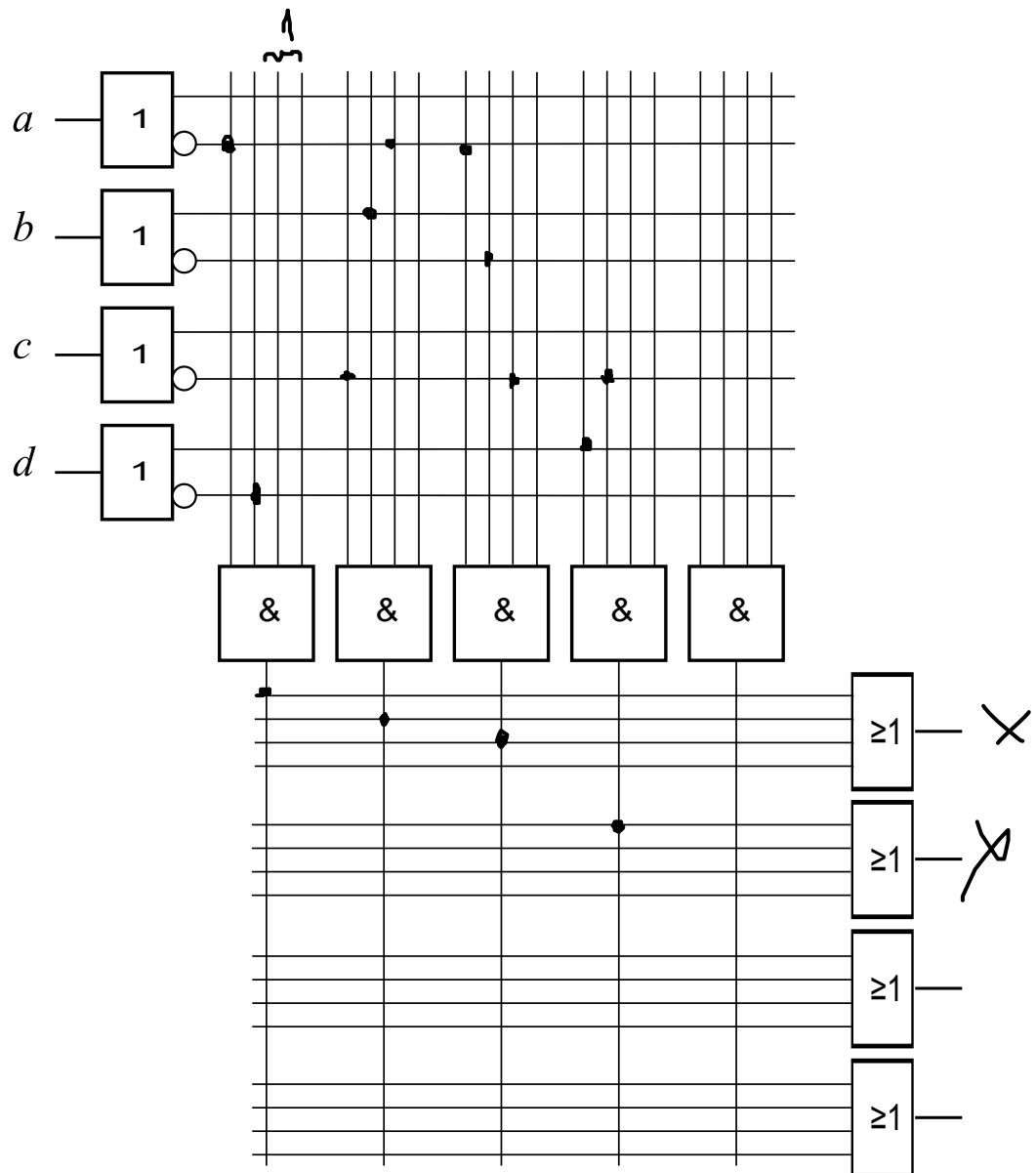
$$\begin{aligned}
 a &= (\neg c \wedge b \wedge \neg d) \vee \\
 &\quad (\neg d \wedge \neg c) \vee \\
 &\quad (\neg a \wedge \neg b \wedge \neg c)
 \end{aligned}$$

$y$ :

	$\neg c$	$c$	$\neg c$	
$\neg d$	0	0	0	0
$d$	0	1	1	0
$\neg d$	0	0	0	0
	$b$	$\neg b$		

$$= (d \wedge c)$$

- (b) Realisieren Sie diese Funktionen mit dem nachfolgenden PLA und beschriften Sie die verwendeten Ausgänge des PLAs entsprechend. Der PLA darf nicht durch zusätzliche Leitungen erweitert werden und es stehen Ihnen auch keine weiteren Bauteile zur Verfügung!



6. (12 Punkte) Kreuzen Sie an, ob es sich um wahre oder falsche Aussagen handelt!

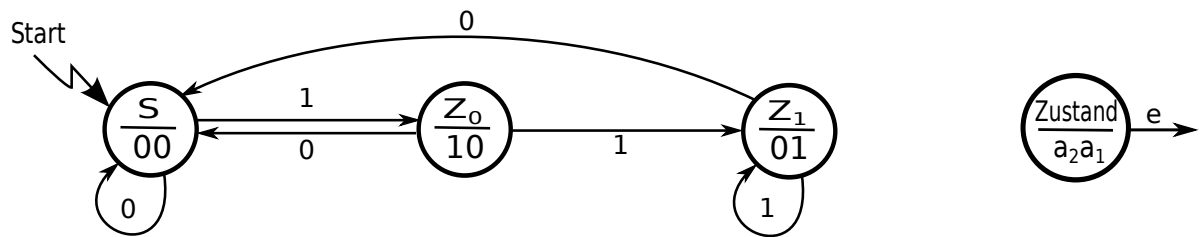
(richtig: +2 Punkte, falsch: -2 Punkte, keine Antwort: 0 Punkte; Minimum: 0 Punkte)

wahr      falsch

- |                       |                       |  |
|-----------------------|-----------------------|--|
| <input type="radio"/> | <input type="radio"/> | Ein (2 zu 3)-Binär-Decoder arbeitet mit einer 3 Bit breiten Ausgangscodierung.   |
| <input type="radio"/> | <input type="radio"/> | Wenn genau zwei Halbaddierer zur Verfügung stehen, kann daraus ein Volladdierer konstruiert werden.  |
| <input type="radio"/> | <input type="radio"/> | Ein Tri-State-Ausgang kann drei physikalische Zustände einnehmen: HIGH (H), OPEN (Z) und LOW (L).  |
| <input type="radio"/> | <input type="radio"/> | Um mithilfe eines KV-Diagramms die minimale konjunktive Normalform zu bilden, muss ein 2-er Block von Nullern mit genau drei Variablen beschrieben werden. |
| <input type="radio"/> | <input type="radio"/> | Bei einem PAL ist die ODER-Matrix vordefiniert.  |
| <input type="radio"/> | <input type="radio"/> | Die Durchlaufzeit eines D-Flipflops ist die Zeit von der Taktflanke bis zur Ausgangsänderung.  |



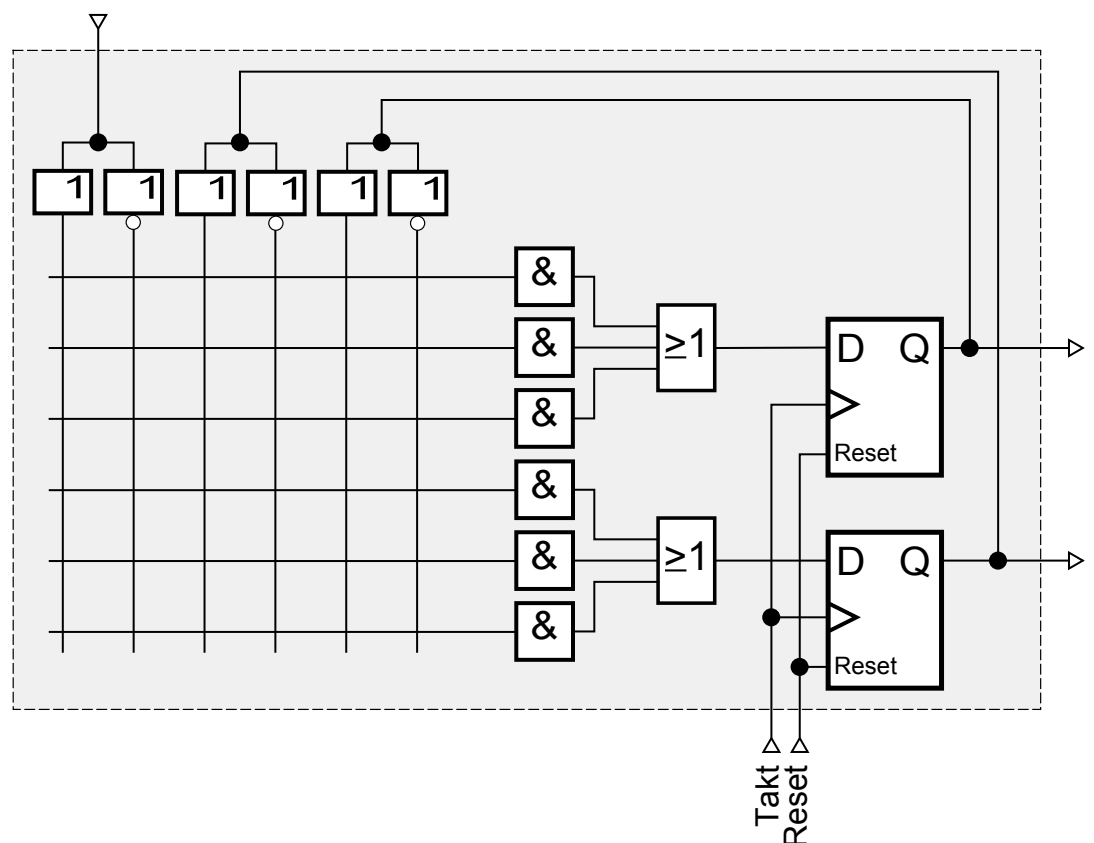
7. (10 Punkte) Entwerfen Sie eine taktgesteuerte Schaltung mit einem Eingang  $e$  sowie zwei Ausgängen  $a_1$  und  $a_2$ , welche die Funktion des folgenden Moore-Automaten realisiert:



- (a) Vervollständigen Sie für den gegebenen Automaten die nachfolgende Tabelle der Zustandsübergänge!

Übergangsfunktion							
aktueller Zustand			Eingabe	aktuelle Ausgabe		nächster Zustand	
Name	$Q_2$	$Q_1$	$e$	$a_2$	$a_1$	$Q_2$	$Q_1$
S	0	0	0				
S	0	0	1				
$Z_0$	0	1	0				
$Z_0$	0	1	1				
$Z_1$	1	0	0				
$Z_1$	1	0	1				

- (b) Realisieren Sie das Schaltwerk mit dem vorgegebenen PLD! Vergessen Sie nicht, die Ein- und Ausgänge des PLDs entsprechend zu beschriften!



8. (10 Punkte) Schreiben Sie ein Micro16-Programm, das den Inhalt von Register R0 um die in Register R1 angegebene Stellenzahl n nach links rotiert. Das modifizierte Datenwort soll am Ende wieder im Register R0 gespeichert werden. Gehen Sie davon aus, dass die im Register R1 gespeicherte Zahl eine positive ganze Zahl darstellt.

*Beispiele:*

R0 = 11001100 10010101, R1 = 00000000 00000000 R0 = 11001100 10010101

R0 = 11001100 10010101, R1 = 00000000 00000001 R0 = 10011001 00101011

R0 = 11001100 10010101, R1 = 00000000 00000010 R0 = 00110010 01010111

R0 = 11001100 10010101, R1 = 00000000 00000011 R0 = 01100100 10101110

R0 = 11001100 10010101, R1 = 00000000 00001000 R0 = 11001001 01011100

- Micro-Code:

9. (10 Punkte) Übersetzen Sie die nachfolgenden zwei Micro16-Instruktionen C und D in Micro16-Code! Bei den Instruktionen handelt es sich um korrekte Micro16-Instruktionen.

Instruktion A:  $R1 \leftarrow \sim R1$

Instruktion B:  $MBR \leftarrow \sim MBR$

Instruktion C:  $MBR \leftarrow R1 \& MBR$

Instruktion D:  $MAR \leftarrow (-1); wr$

Instruktion E:  $wr$

Codierung	Beschreibung
ALU = 01	Addition (linker Operand auf A-Bus)
ALU = 10	bitweises UND (linker Operand auf A-Bus)
ALU = 11	bitweise Negation (A-Bus)
SH = 01	shift left
SH = 10	shift right
COND = 01	Sprung auf N=1
COND = 10	Sprung auf Z=1
COND = 11	unbedingter Sprung

Register	Adresse
0	0000
+1	0001
-1	0010
R0	0100
R1	0101
...	...
R10	1110

- (a) Tragen Sie die Instruktionen in binärer Form in die nachfolgende Tabelle ein!

	A M U X	CO ND	ALU	SH	M B R	M A R	R D W R	M S	E N S	S- BUS	B- BUS	A- BUS	ADR
C:													
D:													

- (b) Auf welche externe Speicheradresse wird in der Micro16-Instruktion D zugegriffen?

- (c) Welches Logikgatter wird durch das Micro16-Programm für die beiden Operanden R1 und MBR realisiert?

10. (6 Punkte) Die minimale disjunktive Form einer booleschen Funktion  $f(u, v, w, x)$  sei  $(\neg w \wedge \neg x) \vee (u \wedge \neg v) \vee (u \wedge \neg w)$ .

- (a) Wie groß ist der größte Block in einem KV-Diagramm, der für die obige minimale disjunktive Form gebildet werden kann?

4

- (b) Wie lautet die minimale konjunktive Form von  $f$ ?

