

Technische Grundlagen der Informatik			Test 3 22.06.2018 90 Minuten Gruppe A
Matrikelnr.	Nachname	Vorname	Unterschrift

- Deckblatt sofort ausfüllen.
- Undeutliche oder unleserliche Antworten führen zu Punkteabzug.
- Streichen Sie Passagen, die nicht gewertet werden sollen, durch.
- Geben Sie immer den Lösungsweg an.
- Zusatzblätter werden nicht akzeptiert.

1	[8]	[]
2	[14]	[]
3	[8]	[]
4	[8]	[]
5	[10]	[]
6	[11]	[]
7	[11]	[]
8	[10]	[]
9	[10]	[]
10	[10]	[]
Summe	[100]	[]

1. (____ / 8 Punkte) Netzwerke – Datenkapselung

Sie kopieren mit dem Tool "scp" eine Datei von 8100 Byte (Nutzdaten). Sie verwenden dabei folgende Protokolle mit den in Klammern angegebenen Header-Größen:

IPv6 (28 Bytes) – TCP (16 Bytes) – Ethernet (17 Bytes) – SFTP (19 Bytes)

Die Transportschicht beschränkt die Größe eines übertragenen Pakets (Nutzdaten + Header) auf maximal 1024 Byte. Alle darunterliegenden Schichten unterliegen keiner weiteren Beschränkung.

- (a) Ordnen Sie die angegebenen Protokolle den Layern im TCP/IP-Referenzmodell zu. In Klammer sind die jeweils entsprechenden Schichten des OSI-Modells angegeben.

Layer	Protokoll
Application (5-7)	SFTP
Transport (4)	TCP
Internet (3)	IPv6
Network (1-2)	Ethernet

- (b) In wie viele Einzelpakete muss die Transportschicht das ursprüngliche SFTP-Paket aufteilen?

$$\frac{8100 + 19}{1024 - 16} = \frac{8119}{1008}$$

$$\frac{8119}{1008} = 8 \dots = 8 \text{ Pakete}$$

2. (____ / 14 Punkte) Theorie

- (a) Wie heißt die Computer-Architektur, in der Programmspeicher und Datenspeicher voneinander getrennt sind?

Harvard-Architektur

- (b) Wie nennt man die Lokalität ("Locality"), bei der gilt: Wird auf einen Speicherinhalt gerade zugegriffen, so ist es relativ wahrscheinlich, dass der nächste Zugriff in dessen Nachbarschaft erfolgen wird.

Spatial Locality

(Temporal Locality: -11-), dass der nächste Zugriff bald erfolgen wird)

- (c) Welche der Strategien Write-Through, Move-Back, Copy-Back, Write-Around und Fetch-on-Write kann verwendet werden, wenn während eines Schreibzugriffes ein Miss auftritt?

Either Write, Write Around

- (d) Wie nennt man Hazards, bei denen Nachfolgebefehl vom Ausgang des Sprunges abhängt? Welche Maßnahmen sind dagegen effektiv?

Control Hazards, stall, prediction

- (e) Welche der Abkürzungen LIFO, LILO, FIFO, SUDO und FILO beschreibt die Funktionsweise eines Stacks und wofür steht die Abkürzung?

LIFO: Last in first out

- (f) Gegeben sind nachfolgende Instruktionen. Schreiben Sie jeweils rechts neben der Instruktion die verwendete Adressierungsart hin.

Hinweis: In der Vorlesung sind folgende Adressierungsarten betrachtet worden: Direct-Addressing Mode, Immediate Mode, Indirect-Addressing Mode, Register-Indirect Mode und Register Mode.

$R1 \leftarrow R2$	Register Mode
$R7 \leftarrow \text{memory}[\text{memory}[0x666]]$	Indirect Addressing Mode
$R0 \leftarrow \text{memory}[0x500]$	Direct-Addressing Mode
$R3 \leftarrow -1$	Immediate Mode
$R3 \leftarrow \text{memory}[R4]$	Register Indirect Mode

- 10
01

110

101

111

1101
1010

110 even
101 even

110

111
2
100

120
1

1

$$R_1 = 2$$

10

五

10

11

5. (____ / 10 Punkte) Schreiben Sie ein Micro16-Programm, das zwei Datenworte dividiert. Der Dividend liegt im Speicher an der Adresse 0xFFFFE und der Divisor liegt im Register R2. Subtrahieren Sie dafür den Divisor so oft vom Dividenten, bis dieser negativ wird und erhöhen Sie dabei jedes mal das Ergebnisregister um 1. Am Ende des Programms soll das Ergebnis der Division im Register R1 stehen und der verbleibende Rest soll im Register R7 stehen. Sie können davon ausgehen, dass der Divident und der Divisor beide positiv sind.

Micro-Code:

```
R2 ← (sh(-1))
MAR ← R2 ; rd
rd
R2 ← MBR
R0 ← ~R0
R0 ← R0 + 1
:loop
R2 ← R2 + R0
(R2); if N goto .endC
R1 ← R1 + 1
R7 ← R2
goto .loop
: endC
```


7. (____ / 11 Punkte) Folgender eingerückter Text ist analog zu der Stack-Aufgabe in Übung 7:

Gegeben ist folgendes Programm in Pseudocode-Notation. Die Ausführung startet bei Program Start() und endet bei exit. Die Variable P ist global und die Variable f ist lokal deklariert. Die Funktion fact_rec hat einen Übergabeparameter. Für die Verwaltung von Rücksprungadressen, lokalen Variablen und Übergabeparameter wird ein Stack verwendet. Lokale Variablen werden bei der ersten Verwendung auf den Stack gelegt und beim Verlassen der Funktion wieder vom Stack entfernt. Zuerst werden Rücksprungadressen und erst dann Übergabeparameter auf den Stack gelegt. Übergabeparameter entsprechen lokalen Variablen in der aufgerufenen Funktion.

Hinweis: Bei Veränderung von lokalen Variablen oder Übergabeparameter werden keine Stack-Operationen durchgeführt. Der Inhalt vom RAM, in dem der Stack liegt, ändert sich allerdings.

Hinweis: Möglicherweise werden nicht alle Zeilen der Tabelle benötigt.

Tragen Sie in die Tabelle ein:

- welche Codezeile (C, kann 1: bis 9: sein) ausgeführt wurde,
- welchen Wert die globale Variable P nach Exekution dieser Codezeile hat,
- welche Stack-Operationen (push(<Wert>)/pop()) ausgeführt werden und
- wie der Stack-Inhalt nach der Codezeile aussieht. Der Stack soll nach **rechts** wachsen.

```

global P;
function fact_rec(f) {
1:   if f > 1 then {
2:     P = P*f;
3:     f = f-1;
4:     fact_rec(f);
5:   }
   return;
}

Program Start() {
6:   P = 1;
7:   f = 3;
8:   fact_rec(f);
9:   exit;
}

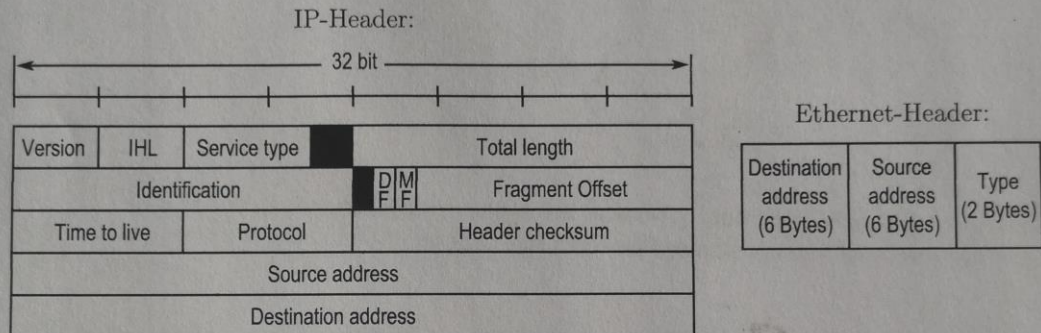
```

C	P	Stack-Operationen	Stack-Inhalt (→)
6	1		
7	1	push(3)	3
8	1	push(9) push(3)	3, 9, 3
1	P		3, 9, 3
2	3		3, 9, 3
3	3		3, 9, 3
4	3	push(5) push(2)	3, 9, 3, 5, 2
1	3		- " -
2	6		- " -
3	6		- " -
4	6	push(5) push(1)	3, 9, 3, 5, 2, 5, 1
1	6		- " -
5	6	pop(1) pop(5)	3, 9, 3, 5, 2
5	6	pop(2) pop(5)	3, 9, 3
5	6	pop(9) pop(3)	3
9	6	pop(3)	

8. (____ / 10 Punkte) Die nachfolgend angeführte Bitfolge in hexadezimaler Notation stellt ein IP-Paket dar, das über das Ethernet Protokoll transportiert wird:

0057A65C7698 0A0EC667670C 0800 4 5 00 003F 35F0 0000 7F 01 8DF2 80820C6A 80821F01 4E 4749...

Start der Folge ist links. Den genauen Aufbau der Protokoll-Header können Sie den Grafiken entnehmen.



- (a) Markieren Sie in obiger Bitfolge den Beginn des IP-Headers klar ersichtlich.
 (b) Geben Sie die *Time to live* des IP-Pakets in hexadezimaler Notation an.

$(7F)_{16}$

- (c) Geben Sie die beiden IP-Adressen in Dezimalnotation an.

$$0 \times 80820C6A = 1000\ 0000\ 1000\ 0010\ 0000\ 1100\ 0110\ 1010 = 128.130.12.$$

$$0 \times 80821F01 = 1000\ 0000\ 1000\ 0010\ 0001\ 1111\ 0000\ 0001 = 128.130.31.1$$

- (d) Wie lautet das erste Byte des mittels IP transportierten *Payloads* in binärer Notation?

$$0 \times 4E = (0100\ 1110)_2$$

10. (____ / 10 Punkte) Ein Programm P wird beschleunigen, indem es teilweise parallel auf einem System mit sechs Cores ausgeführt wird. Dabei wurde ein Speed-Up von $S = 3,3$ ($= \frac{10}{3}$) erreicht. Bei der Analyse der Programm Laufzeit auf dem Multicore System ist aufgefallen, dass

- 60% des Programmes ($p_1 = 0,6$) beliebig parallelisiert werden können und
- während 10% des Programms ($p_2 = 0,1$) nur ein Core aktiv ist.

- (a) Wie viele Cores n sind in den restlichen 30% ($p_3 = 0,3$) des Programms in Verwendung?

$$S = \frac{1}{p + p/C} \quad \frac{1}{0,1 + \frac{0,6}{6} + \frac{0,3}{n}} = \frac{10}{3} \Rightarrow \frac{1}{\frac{2}{10} + \frac{3}{10n}} = \frac{10}{3}$$

$$\frac{2}{10} + \frac{3}{10n} = \frac{3}{10} \Rightarrow 2 + \frac{3}{n} = 3 \quad \frac{3}{n} = 1 \quad \underline{n=3}$$

- (b) Wie hoch liegt der theoretisch mögliche Speed-Up unter der Annahme, dass der Programmanteil p_3 3 Cores verwendet und eine unbegrenzte Anzahl an Cores zur Verfügung stehen?

$$S = \frac{1}{\frac{1}{10} + \frac{0,6}{10n} + \frac{1}{10}} = \frac{1}{\frac{2}{10} + \frac{0,6}{10n}} \quad n \rightarrow \infty \Rightarrow \frac{1}{\frac{2}{10}} = 5$$

- (c) Wie hoch ist die Ausnutzung der 6 Cores in Prozent, wenn während der Ausführung von

- p_1 (60% des Programms) alle 6 Cores,
- p_2 (10% des Programms) nur 1 Core und
- p_3 (30% des Programms) 3 Cores

verwendet werden?

$$A_z = \frac{4p}{18S} \quad 1 - 0,9 + 0,6 \cdot 0,3 = 1$$

$$\frac{\frac{1}{6}}{\frac{2}{10} + \frac{1}{10}} = \frac{1}{6} \cdot \frac{10}{3} = \frac{10}{18} = 55,5\%$$

- (d) Wie kann eine Ausnutzung von 100% erreicht werden?

1 Kern nutzen

$$64:8=8$$

$$32 \cdot 2^{10}$$

9. (____ / 10 Punkte) Ein Prozessor besitzt eine Hierarchie aus zwei Caches. L1 ist 32KiB groß und als 8-Way Set Associative Cache organisiert, L2 als 16-Way Set Associative Cache. Die Adresslänge beträgt 64 Bit, die kleinste adressierbare Einheit ist 1 Byte. Beide Caches verwenden eine Blockgröße von 64 Byte.

L1 hat eine Hit-Rate von 80 Prozent und L2 von 90 Prozent.

- (a) Berechnen Sie für den L1-Cache die Länge des Tags in Bits.

$$\ln: \frac{2^5 \cdot 2^{10}}{2^6} = 2^9 \Rightarrow \frac{2^9}{2^3} = 2^6 \Rightarrow \ln 6 \text{ Bits} \quad \text{Tag} = 64 - 6 - 6 = 52$$

$$\ln: \frac{2^6}{2^2} = 2^4 \Rightarrow 4 \text{ Bits}$$

- (b) Der Tag des L2 Cache ist um 2 Bit kürzer als der des L1 Cache. Wie groß ist der L2 Cache?

$$\text{L2: } 50 \text{ Bit} \Rightarrow \ln 64: 2^8 \Rightarrow 8 \text{ Bit} \quad \therefore 2^{12}$$

$$x = \frac{2^{12}}{2^{10}} = 2^2 = 4 \text{ KiB} \quad \frac{x \cdot 2^{10}}{2^6} = 2^8 \cdot 2^4 = 2^{12} \quad x = 2^{12}$$

- (c) Betrachten Sie L1 und L2 als ein System und geben Sie die Hit-Rate des gesamten Cache in Prozent an.

$$0,8 \rightarrow 0,2 \rightarrow 12 - 0,8 = 0,2$$

$$0,8 + 0,18 = 0,98 \quad 98\%$$

- (d) Der Prozessor arbeitet mit einer Taktrate von 2 GHz und der Cache hat die folgenden Zugriffszeiten (vorangehende Misses inkludiert):

- L1-Cache: 2 Takte
- L2-Cache: 4 Takte
- Hauptspeicher: 20 Takte

Es wird ein Programm mit 100.000 Adressanfragen ausgeführt. Wie lange dauern diese 100.000 Adressanfragen durchschnittlich. Geben Sie das Ergebnis in Mikrosekunden (μs) an.

$$0,8 \cdot 2 + 0,18 \cdot 4 + 0,02 \cdot 20 = 2,27 \text{ Takte im Schnitt für 1 Anfrage}$$

$$t_2 = T/5$$

/ 11 Punkte) Folgender eingerückter Text ist analog zu der Pipeline-Aufgabe in Übung 7:

Sie haben ein Programm mit bedingten Sprüngen in Pseudo-Code Notation gegeben. Der Prozessor verwendet Pipelining mit *Branch Prediction*. Die Pipeline besteht aus den vier Stufen *Instruction Fetch (F)*, *Decode (D)*, *Execute (E)* und *Memory & Write Back (M/W)*. Werte, die in *M/W* geschrieben werden, stehen im selben Takt in *D* bereits zur Verfügung.

Bedingte Sprünge werden in Stufe *D* erkannt. Ob gesprungen wird oder nicht, steht fest, wenn die Instruktion die Stufe *E* verlässt.

Wandert also eine Instruktion mit bedingtem Sprung in die Stufe *D*, so wird zunächst die nächste Instruktion in *F* geladen. Danach wird, abhängig von der Sprungvorhersage, wieder die nächste Instruktion in die Pipeline geladen (kein Sprung), oder die Instruktion in *F* wird aus der Pipeline geworfen und es wird die Instruktion an der Sprungadresse in *F* geladen (Sprung).

Verlässt die Instruktion mit bedingtem Sprung die Stufe *E* und war die Sprungvorhersage falsch, muss die Pipeline *geflushed* werden. Das bedeutet, die Stufen *F* und *D* werden geleert und *F* wird mit der nächsten korrekten Instruktion geladen.

Die Strategie zur Sprungvorhersage nimmt beim ersten Mal an, dass *nicht* gesprungen wird. Bei jedem weiteren bedingten Sprung wird angenommen, dass die Sprungentscheidung so wie beim letzten Mal ausfällt.

Zeichnen Sie den Ablauf der Pipelineverarbeitung für das gegebene Programm. Setzen Sie die Darstellung solange fort, bis alle Instruktionen vollständig abgearbeitet wurden.

Berücksichtigen Sie auch **Read-After-Write Data Hazards** und vermeiden Sie diese mittels *Stalling*. Gestaltete Instruktionen müssen eingeklammert werden.

Programm P:

L1: $P \leftarrow 1$
 L2: $f \leftarrow 3$
 L3: $P \leftarrow P * f$
 L4: $f \leftarrow f - 1$
 L5: *if* ($f > 1$) *goto* L3
 L6: *NOP*
 L7: *NOP*

Zeit ↓	F	D	E	M/W
1	L1			
2	L2	L1		
3	L3	L2	L1	
4	L4	(L3)	L2	L1
5	L5	L3		L2
6	L6	L4	L3	
7	L6	(L5)	L4	L3
8	L6	L5		L4
9	L7	L6	L5	
10	L3			L5
11	L4	L3		
12	L5	L4	L3	
13	L6	(L5)	L4	L3
14	L6	L5		L4
15	L3		L5	
16	L6			L5
17	L7	L6		
18		L7	L6	
19			L7	L6
20				L7
21				

← f-2

← f-1