

1)	RegWrite	RegDst	ALUSrc	Br	MemW	MemtoR	ALUOP
or	1	1	0	0	0	0	10
lw	1	0	1	0	0	1	00

or  $\Rightarrow$  RegD = Zielregister RegW = Schreibe in Reg.

lw  $\Rightarrow$  RegW = Schreiben ALUSrc = Für die vorzeichenerv. 16Bit-Darst.

Memto Reg = Durch Mem kommt 1 und somit wird es in die Register gespeichert.

2)	InstrM.	DataM.	Reg.	ALU	Sign-ext.	ALUC.
slt	1	0	1	1	0	1
beq	1	0	1	1	1	1
j	1	0	0	0	0	1

3) a) PC, InstrM., Multiplexer, Reg, Sign-ext, ALUC., ALU, DataM., Control, ADD

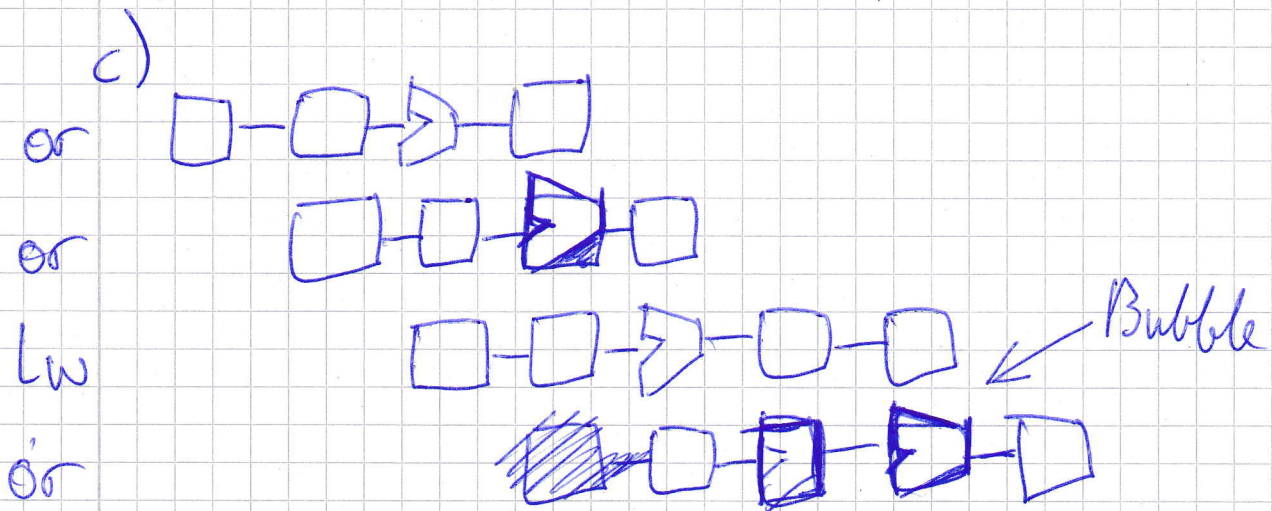
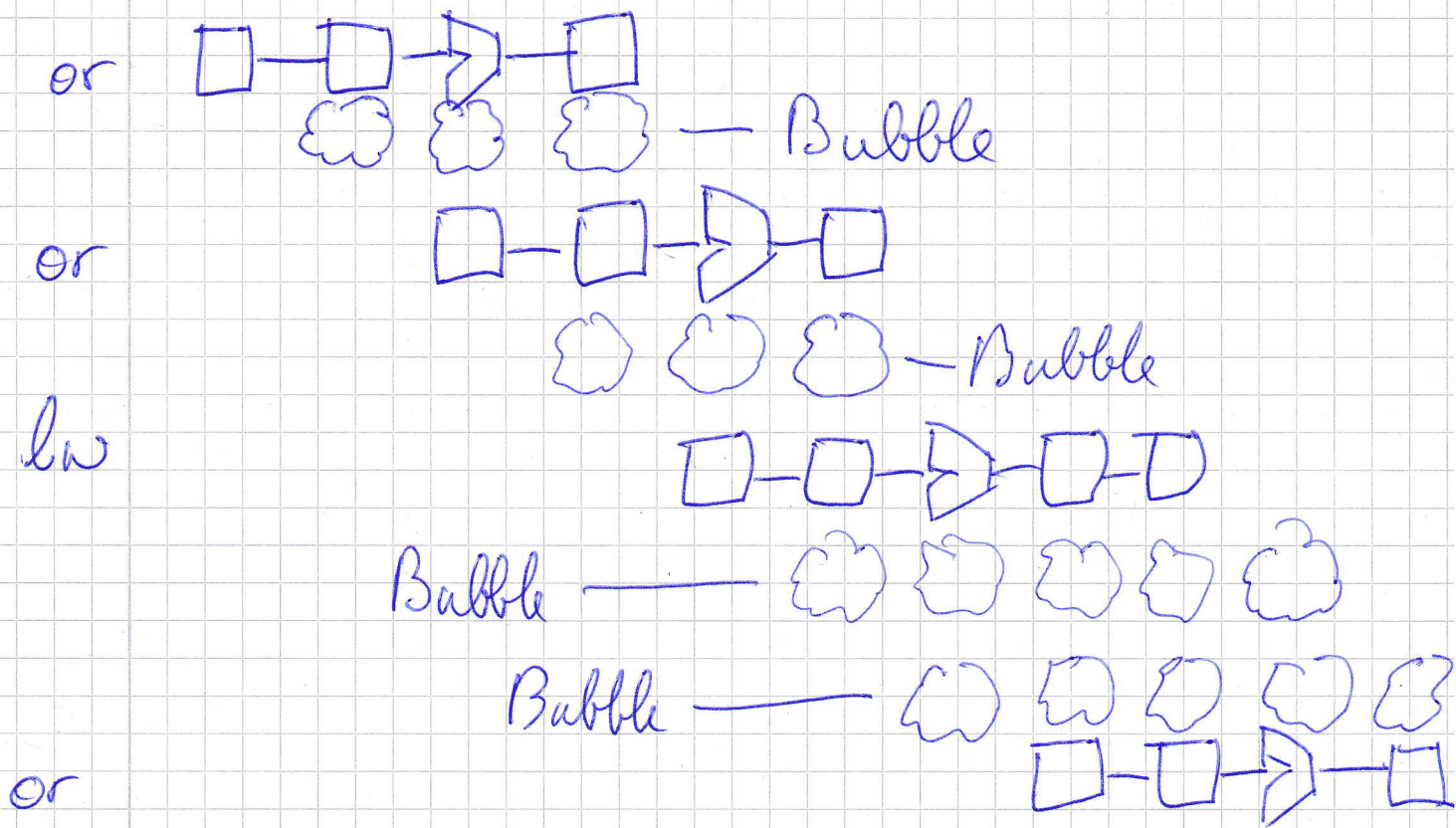
b) keine Änderung

c)	RegW.	RegDst.	ALUSrc	Br	MemW.	MemtoReg.
	1	1	0	0	0	0



5a) \$t\_1\$ & \$t\_2\$ sind voneinander abhängig!

b)



d) 8 Taktzyklen ; 11 Taktzyklen

4) a) 800ps      b) 300ps      c) 800ps

d)  $300\text{ps} \cdot 5 = 1500\text{ps}$

e)  $200\text{ps} \cdot 5 = 1000\text{ps}$