

Vorlesungsprüfung aus Rechnerstrukturen

27. Juni 2014

Die Arbeitszeit beträgt 90 Minuten. Als Hilfsmittel sind ausnahmslos Schreibzeug, Lineal und (nicht programmierbarer) Taschenrechner erlaubt. Schreiben Sie Ihre Antworten und Lösungen (inkl. Lösungsweg!) mit Füllfeder oder Kugelschreiber (nicht rot, KEIN Bleistift!) und streichen Sie alles durch, was nicht zur Beurteilung herangezogen werden soll. Ein Abbruch der Prüfung nach Erhalt der Angaben führt in jedem Fall zu einer Beurteilung.

Tragen Sie Namen, Kennzahl und Matrikelnummer zu Beginn der Prüfung in die Tabelle ein und beschriften Sie jedes Blatt, das Sie abgeben möchten rechts oben mit Namen und Matrikelnummer.

Familienname:	Vorname:
Kennzahl:	Matrikelnummer:

Viel Erfolg!

Die nachfolgende Tabelle nicht beschriften!

Beispiel		Mögliche Punkte	Erhaltene Punkte
Theoriefragen		48	
Praxisbeispiele	1	18	
	2	18	
	3	12	
Gesamt		96	

Theoriefragen (je 6 Punkte)

Frage 1:

Was versteht man beim Pipelining unter Forwarding? Warum wird es benötigt? Geben Sie zusätzlich noch ein Beispiel an!

Frage 2:

Nennen Sie die drei Arten von Data-Hazards. Welcher Typ von Hazards kann in der Standard-MIPS Pipeline auftreten? Warum können die anderen Typen in diesem Fall nicht beobachtet werden?

Frage 3:

Was versteht man beim Caching unter der Miss-Rate, der Hit-Rate und der Miss-Penalty? Wie verändern sich diese Kennwerte, wenn Sie bei einem Direct-Mapped Cache bei unveränderter Anzahl von Cache-Lines die Größe einer Line erhöhen?

Frage 4:

Beschreiben Sie den Unterschied zwischen der Big- und der Little-Endian Word Darstellung. Welche wird bei der MIPS verwendet? Wie wird das Word 0x12345678 in den beiden Varianten im Speicher abgelegt?

Frage 5:

Was versteht man unter dem Kennwert Clocks-per-Instruction? Wie wird dieser berechnet? Wovon hängt er ab?

Frage 6:

Was versteht man unter der Power-Wall und welche Auswirkung hatte Sie auf das Design von Prozessoren?

Frage 7:

Beschreiben Sie den Unterschied zwischen Polling und Interrupts beim I/O-Subsystem. Welche Vor- bzw. Nachteile haben die beiden Systeme?

Frage 8:

Skizzieren Sie den Schematischen Aufbau einer ungepipelineten CPU.

Praxisbeispiele

Beispiel 1

Zeichnen Sie das Pipeline Diagramm für das folgende Program:

```
        ori $s4, $zero, 8
loop:   lw $t2, 0($s4)
        mult $s1, $s1, $t2
        addi $s4, $s4, -4
        bne $s4, $zero, loop
        nop
```

Es handelt sich um die Standard-MIPS Pipeline, es ist aber kein Forwarding implementiert und eine Multiplikation benötigt vier Zyklen in der Ausführungsstufe (Execution Stage, EX). Sprungziele werden in der Dekodier-Stufe (ID) berechnet. Sollte es zu Daten-Hazards kommen, so wird die Pipeline angehalten (Stall) bis die Daten zur Verfügung stehen. Nehmen Sie an, dass die Schleife zwei mal durchlaufen wird. Es ist kein Branch-Delay Slot vorhanden.

Berechnen Sie weiters die Anzahl der Stall-Zyklen aufgrund von Daten-Hazards und die Anzahl der Control-Hazards.

Beispiel 2

Übersetzen Sie den folgenden MIPS Maschinencode in Assembler Code

Address	Content
0	20090000
4	200a0000
8	208b0000
c	8d6c0000
10	216b0001
14	014c5020
18	21290001
1c	0125602a
20	1580fffa
24	00000000

Beispiel 3

Berechnen Sie die durchschnittliche Speicherzugriffszeit (average memory access time) für eine Maschine mit einer Taktfrequenz von 1 GHz, einer Miss-Penalty von 22 Taktzyklen, einer Miss-Rate von vier Prozent und einer Hit-Time von einem Taktzyklus (Annahme: Lese- und Schreib-Penalties sind gleich, keine weiteren Stalls).

AMAT =

Nehmen Sie an, Sie können die Miss-Rate auf zwei Prozent verringern, indem Sie die Cache-Grösse verdoppeln. Dadurch wird jedoch die Hit-Time um fünf Prozent erhöht.

AMAT =

Wenn Sie nun berücksichtigen, dass die fünf Prozent Erhöhung nur theoretisch ist und Sie dadurch in der Praxis einen weiteren Clock Zyklus warten müssen, welche AMAT ergibt sich dann?

AMAT =

